



HK32F103

数据手册

Rev1.0.3

目录

1	说明.....	1
2	产品综述	3
2.1	产品简介.....	3
2.2	产品特点.....	3
2.3	器件一览.....	5
2.4	订货代码.....	6
3	功能介绍	7
3.1	结构框图.....	7
3.2	存储器映射.....	8
3.3	内置闪存存储器.....	9
3.4	CRC计算单元.....	9
3.5	SRAM	9
3.6	NVIC.....	9
3.7	EXTI	9
3.8	时钟.....	10
3.9	Boot模式.....	10
3.10	供电方案.....	10
3.11	电源监控器.....	10
3.12	低功耗模式.....	11
3.13	DMA	11
3.14	RTC时钟和Backup寄存器.....	11
3.15	独立看门狗.....	12
3.16	窗口看门狗.....	12
3.17	System Tick定时器.....	12
3.18	通用定时器.....	12
3.19	基本定时器.....	12
3.20	高级定时器.....	13
3.21	IIC总线	13
3.22	USART	13
3.23	SPI.....	13
3.24	CAN	14
3.25	USB	14
3.26	GPIO	14
3.27	ADC	14
3.28	温度传感器.....	14
3.29	调试接口.....	14
4	性能指标	15
4.1	最大绝对额定值.....	15

4.1.1	极限电压特性.....	15
4.1.2	极限电流特性.....	15
4.1.3	极限温度特性.....	15
4.2	工作参数.....	16
4.2.1	推荐工作条件.....	16
4.2.2	复位和低压检测.....	16
4.2.3	工作电流特性.....	17
4.2.4	外部时钟特性.....	18
4.2.5	内部时钟特性.....	19
4.2.6	PLL特性.....	19
4.2.7	存储器特性.....	20
4.2.8	IO引脚特性.....	21
4.2.9	TIM计数器特性	22
4.2.10	ADC特性	23
4.2.11	温度传感器特性.....	24
5	管脚定义	25
6	封装参数	28
6.1	LQFP64 10X10mm,0.5mm pitch.....	28
6.2	LQFP64 推荐封装.....	29
6.3	LQFP48 7X7mm,0.5mm pitch.....	30
6.4	LQFP48 推荐封装.....	31
7	回流焊接温升曲线	32
8	缩略语.....	33
9	重要提示	34



1 说明

本文档为 HK32F103 芯片数据手册。HK32F103 系列芯片是深圳市航顺芯片技术研有限公司开发的低功耗 MCU 芯片，请联系深圳市航顺芯片技术研有限公司提供更多相关文档支持设计开发。

2 产品综述

2.1 产品简介

HK32F103 系列使用高性能的 ARM[®] Cortex[™]-M3 32 位的 RISC 内核，最高工作频率 96MHz，内置高达 128KB FLASH、20KB SRAM，1 个高性能计时器，3 个通用计时器，2 个 SPI 串行同步通讯接口，2 个 I2C 串行通讯接口，3 个 USART 串行异步通讯接口，1 个 USB2.0 Full Speed 串行通信接口，1 个 CAN 总线控制器，2 个 12 位 SAR 模拟数字转换器，1 个片内温度传感器。

这些丰富的外设配置，使得 HK32F103 微控制器适合于多种应用场景：

- 工业应用，可编程控制器、打印机、扫描仪
- 电机驱动和调速控制
- 物联网低功耗传感器终端
- 无人机飞控、云台控制
- 玩具产品
- 家用电器
- 智能机器人
- 智能手表、运动手环

2.2 产品特点

- 工作电压范围
 - 双电源域：主电源 VDD 2.0V ~ 5.5V、备份电池电源 VBAT 1.8V ~ 5.5V
 - 当主电源掉电时，RTC 模块可继续工作在 VBAT 电源下工作
 - 当主电源掉电时，VBAT 电源下提供 20Byte 容量的备份寄存器
- 典型工作电流
 - 动态功耗:175uA/MHz
 - Stop 待机功耗:10uA@3.3V
 - Standby 待机功耗:1.6uA@3.3V
 - VBAT RTC 功耗：2.3uA@3.3V
- 工作温度范围：-40°C ~ 105°C
- 时钟
 - 外部 HSE：支持 4~16MHz 晶振，典型 8MHz 晶振
 - 外部 LSE：32.768KHz 晶振
 - 芯片上的 HSI 时钟：8MHz
 - 芯片上的 LSI 时钟：40KHz
 - PLL 时钟

- 复位
 - 外部管脚复位
 - 电源上电复位
 - 软件复位
 - 看门狗（IWDT 和 WWDT）计时器复位
 - 低功耗模式复位
- 低电压检测（PVD）
 - 8 级检测电压门限可调
 - 上升沿和下降沿可配置
- ARM Cortex-M3 Core
 - 最高时钟频率：96 MHz
 - 24 位 System Tick 计时器
 - 支持 CPU Event 信号输入至 MCU 引脚，实现与板级其它 SOC CPU 的联动
- 存储器
 - 64 或者 128 KByte 的 Flash 存储器。CPU 主频不高于 26.5MHz 时，支持 0 等待总线周期，具有代码安全保护功能，可分别设置读保护和写保护
 - 20 KByte SRAM
- 两个 12 位 SAR ADC 转换器
 - 16 个模拟信号输入通道
 - 最高转换器频率：1Mbps
 - 支持自动连续转换、扫描转换
 - 两个 ADC 单元可级联实现主/从并行转换和交织转换模式
- 温度传感器
 - 模拟输出内部连接到 A/D 转换器独立通道
- 调试接口
 - SW-DP 两线调试端口
 - JTAG 五线调试端口
 - ARM DWT、FPB、ITM、TPIU 调试追踪模块
- 通用串行通讯接口
 - 三个 USART（支持 ISO-7816 智能卡协议）
 - 两个高速 SPI
 - 两个 I2C
 - 一个 USB2.0 Full Speed 设备接口
 - 一个 CAN 2.0A/B 总线接口控制器
- 计时器
 - 16 比特的 PWM 计时器（高性能计时器的通道 1~3 支持死区互补输出）
 - 16 比特的 PPG 计时器

- 16 比特的 IC（输入捕获）计时器
- 16 比特的正交输入信号编码计时器
- 可产生 ADC 触发事件
- 可与其它高性能计时器或通用计时器级联实现主/从计时模式
- 通用输入输出 IO
 - 64 引脚产品有 51 个 GPIO 引脚，48 引脚产品有 37 个 GPIO 引脚
 - 所有 GPIO 引脚可配置为外部中断输入
 - 提供最高 20mA 驱动电流
- 多通道的 DMA 控制器，支持 Timers、ADC、SPIs、I2Cs、USARTs 等多种外设触发
- CRC 计算模块，检查存储器中数据的完整性
- RTC 时钟计数器，配合软件记录年月日时分秒
- 可靠性
 - 通过 HBM2000V/CDM500V/MM200V/LU 等级测试

2.3 器件一览

外设		HK32F103Cx		HK32F103Rx	
		HK32F103C8	HK32F103CB	HK32F103R8	HK32F103RB
闪存 (KByte)		64	128	64	128
RAM(KByte)		20		20	
FSMC		无		无	
定时器	通用	3		3	
	高级	1		1	
	基本	2		2	
通信	SPI	2		2	
	IIC	2		2	
	USART	3		3	
	USB	1		1	
	CAN	1		1	
	SDIO	无		无	
GPIO		37		51	

ADC	2 个并行 ADC 10 通道输入	2 个并行 ADC 16 通道输入
DAC	无	无
CPU 工作频率	最大工作频率 96MHz	
工作电压	VBAT: 1.8~5.5V VDD: 2.0~5.5V	
工作温度	-40 to +105 °C	
封装	LQFP48	LQFP64

2.4 订货代码

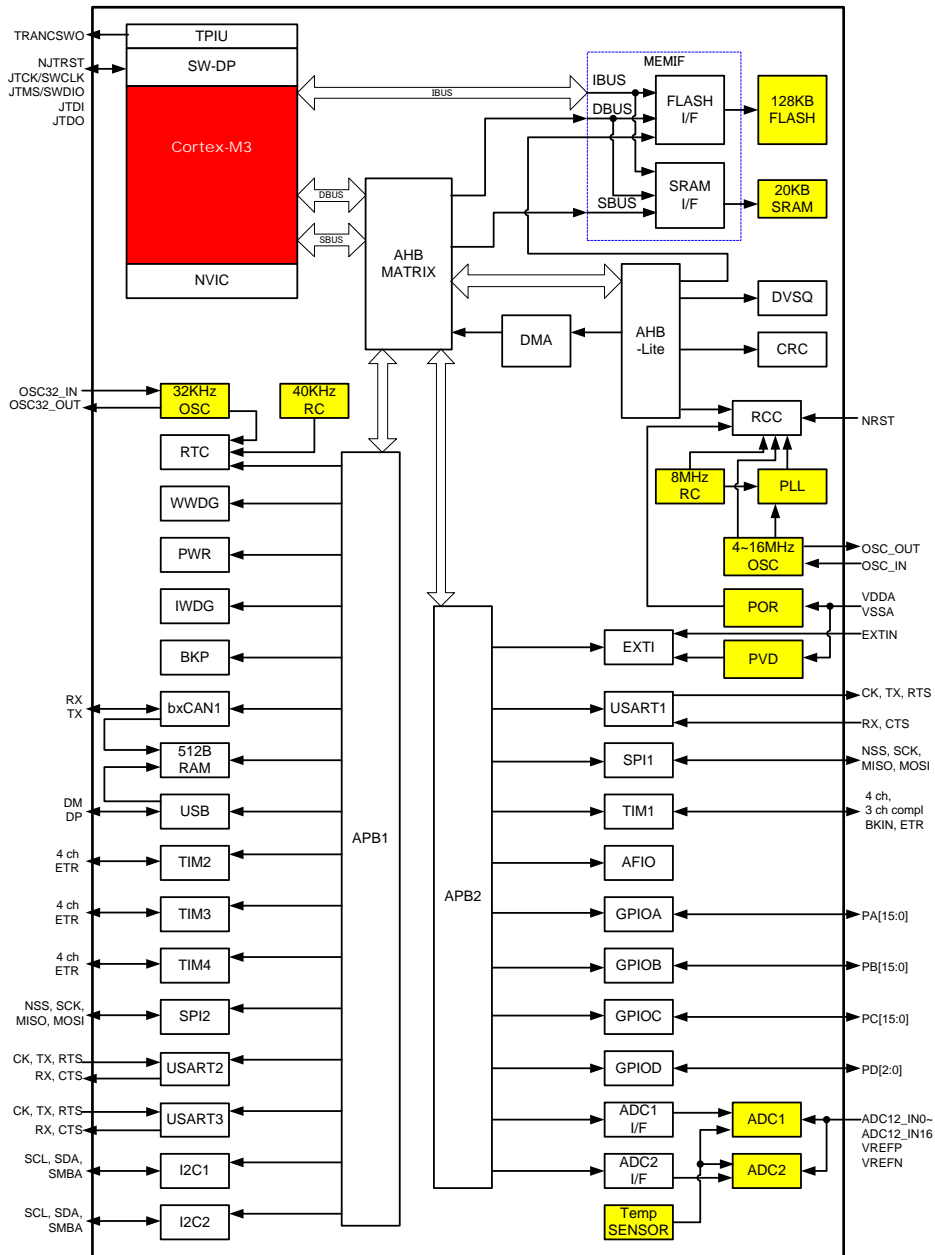
具体型号	包装	最小包数量
HK32F103C8T6	Tray 盘	2500
HK32F103CBT6	Tray 盘	2500
HK32F103R8T6	Tray 盘	1600
HK32F103RBT6	Tray 盘	1600

3 功能介绍

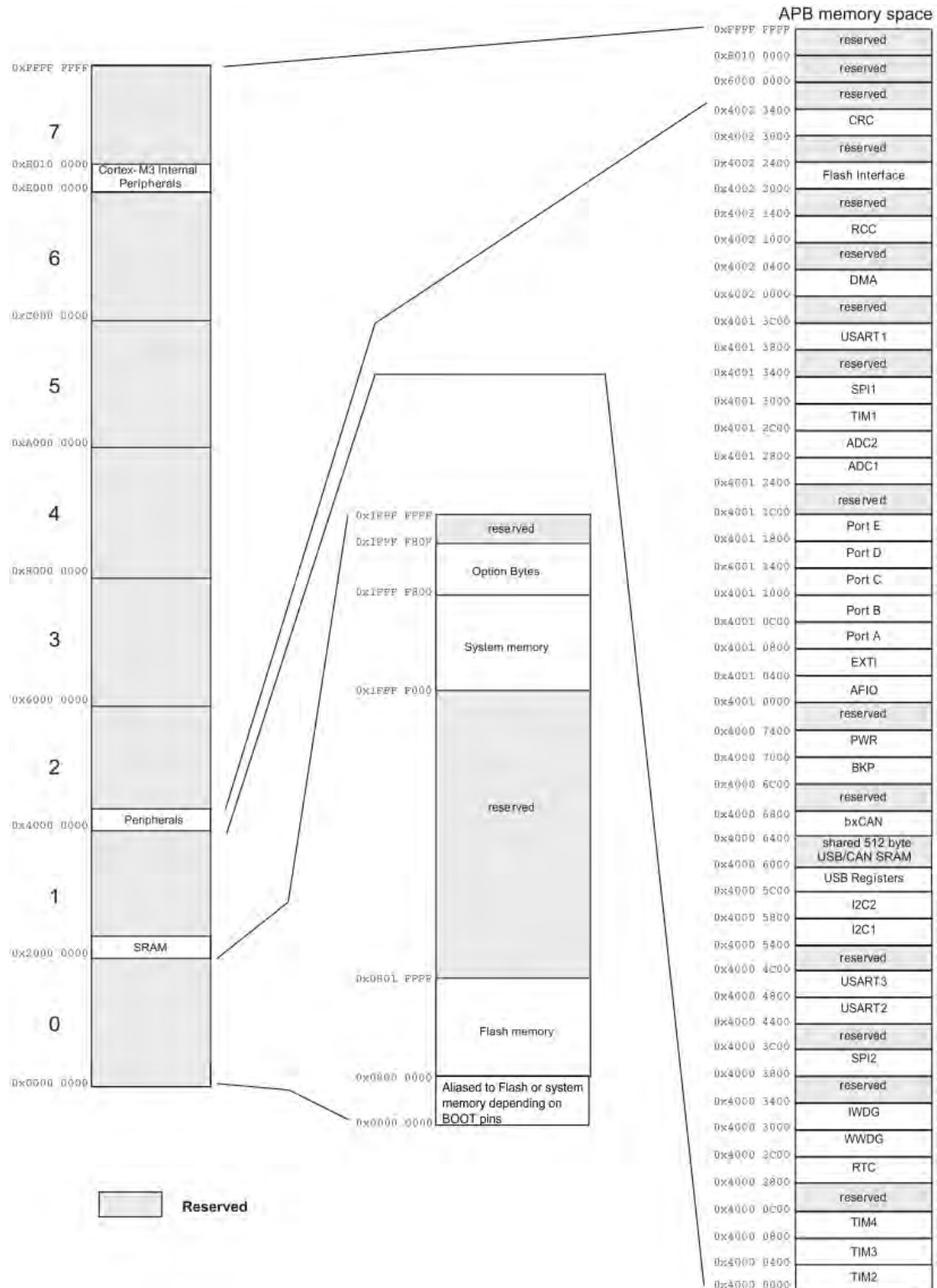
3.1 结构框图

ARM的Cortex™-M3处理器是最新一代的嵌入式32位RISC处理器,它是一个低成本、超低功耗的MCU平台,同时提供卓越的计算性能和先进的中断系统响应。HK32F103系列产品拥有内置的Cortex™-M3核心,因此它与所有的ARM工具和软件兼容。

该系列产品的功能框图如下图:



3.2 存储器映射



3.3 内置闪存存储器

内部集成高达 128KByte 的闪存存储器,用于存放程序和数据,支持 1 千次擦除和编写。

3.4 CRC 计算单元

内部集成了一个独立的 CRC 硬件计算单元,为用户应用减轻负担,提供加速处理的能力。

3.5 SRAM

内部集成多达 20KByte SRAM, CPU 能以零等待周期进行快速读写访问,能够满足大多数应用的需求。

3.6 NVIC

内置嵌套的向量式中断控制器,能够处理多达 50 个可屏蔽中断通道(不包括 16 个 Cortex™-M3 的中断线)和 16 个优先级。该模块以最小的中断延迟提供灵活的中断管理功能。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的 NVIC 接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复,无需额外指令开销

3.7 EXTI

外部中断/事件控制器包含 19 个边沿检测器,用于产生中断/事件请求。每个中断线都可以独立地配置它的触发事件(上升沿或下降沿或双边沿),并能够单独地被屏蔽。拥有一个挂起寄存器维持所有中断请求的状态。

3.8 时钟

系统时钟的选择是在启动时进行，复位时内部 8MHz 的 RC 振荡器被选为默认的 CPU 时钟，随后可以选择外部的 4~16MHz 时钟。当外部时钟失效时，它将被隔离，同时产生相应的中断。同样，在需要时可以采取对 PLL 时钟完全的中断管理(如当一个外接的振荡器失效时)。具有多个预分频器用于配置 AHB 的频率、高速 APB(APB2)和低速 APB(APB1) 区域。AHB 和高速 APB 的最高频率是 96MHz，低速 APB 的最高频率为 48MHz。

3.9 Boot模式

在启动时，自举管脚被用于选择三种自举模式中的一种

- 从用户闪存自举
- 从系统存储器自举
- 从内部 SRAM 自举

自举加载程序存放于系统存储器中，可以通过 USART1 对闪存重新编程。

3.10 供电方案

- VDD = 2.0~5.5V: VDD 管脚为 I/O 管脚和内部 LDO 供电
- VDDA = 2.0~5.5V: 为 ADC、温度传感器模拟部分提供供电
- VBAT = 1.8~5.5V: 当关闭 VDD 时，内部电源切换电路将通过 VBAT 为 RTC、外部 32kHz 振荡器和后备寄存器供电

3.11 电源监控器

内部集成了上电复位(POR)/掉电复位(PDR)电路，该电路始终处于工作状态，保证系统在供电超过 2V 时工作。当 VDD 低于 POR/PDR 阈值时，置器件于复位状态，而不必使用外部复位电路。器件中还有一个可编程电压监测器(PVD)，它监视 VDD 供电并与阈值 VPVD 比较，当 VDD 低于或高于阈值 VPVD 时将产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序使能开启。

3.12 低功耗模式

芯片支持多种功耗模式

- 睡眠模式

在睡眠模式,只有 CPU 停止,所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- 停机模式

在保持 SRAM 和寄存器内容不丢失的情况下,停机模式可以达到最低的电能消耗。在停机模式下,所有内部时钟被关闭,PLL、HSI 和 HSE 的 RC 振荡器被关闭。可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒,EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、RTC 闹钟或 USB 的唤醒信号。

- 待机模式

在待机模式下可以达到最低的电能消耗。内部 LDO 被关闭,因此所有内部 1.5V 部分的供电被切断;PLL、HSI 和 HSE 的 RC 振荡器也被关闭;进入待机模式后,SRAM 和寄存器的内容将消失,但后备寄存器的内容仍然保留,待机电路仍工作。从待机模式退出的条件是:NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的一个上升边沿或 RTC 的闹钟到时。

3.13 DMA

灵活的 12 路通用 DMA(DMA1 上有 7 个通道,DMA2 上有 5 个通道)可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。2 个 DMA 控制器支持环形缓冲区的管理,避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都有专门的硬件 DMA 请求逻辑,同时可以由软件触发每个通道;传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMA 可以用于主要的外设:SPI、I2C、USART、定时器 TIMx、SDIO 和 ADC。

3.14 RTC时钟和Backup寄存器

RTC 和后备寄存器通过一个开关供电,在 VDD 有效时该开关选择 VDD 供电,否则由 VBAT 管脚供电。后备寄存器可以用于保存用户应用数据。该寄存器不会被系统或电源复位源复位。当从待机模式唤醒时,也不会被复位。实时时钟具有一组连续运行的计数器,可以通过适当的软件提供日历时钟功能,还具有闹钟中断和阶段性中断功能。RTC 的驱动时钟可以是一个使用外部晶体的 32.768kHz 的振荡器、内部低功耗 RC 振荡器。内部低功耗 RC 振荡器的典型频率为 40kHz。为补偿天然晶体的偏差,可以通过输出一个 512Hz 的信号对 RTC 的时钟进行校准。RTC 具有一个 32 位的可编程计数器,使用比较寄存器可以进行长时间的测量。有一个 20 位的预分频器用于时基时钟,默认情况下时钟为 32.768kHz 时它将产生一个 1 秒长的时间基准。

3.15 独立看门狗

独立的看门狗是基于一个 12 位的递减计数器和一个 8 位的预分频器，它由一个内部独立的 40kHz 的 RC 振荡器提供时钟，因为这个 RC 振荡器独立于主时钟，所以它可运行于停机和待机模式。它可以被当成看门狗用于在发生时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过选择字节可以配置成是软件或硬件启动看门狗。在调试模式，计数器可以被冻结。

3.16 窗口看门狗

窗口看门狗内有一个 7 位的递减计数器，并可以设置成自由运行。它可以被当成看门狗用于在发生时复位整个系统。它由主时钟驱动，具有早期预警中断功能。在调试模式，计数器可以被冻结。

3.17 System Tick定时器

这个定时器是专用于操作系统，也可当成一个标准的递减计数器。它具有下述特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时能产生一个可屏蔽中断
- 可编程时钟源

3.18 通用定时器

每个定时器都有一个 16 位的自动加载递加/递减计数器、一个 16 位的预分频器和 4 个独立的通道。每个通道都可用于输入捕获、输出比较、PWM 和单脉冲模式输出，在最大的封装配置中可提供最多 16 个输入捕获、输出比较或 PWM 通道。它们还能通过定时器链接功能与高级控制定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。

任一标准定时器都能用于产生 PWM 输出。每个定时器都有独立的 DMA 请求机制。

3.19 基本定时器

这 2 个定时器主要是用于产生 ADC 触发信号，也可当成通用的 16 位时基计数器。

3.20 高级定时器

高级控制定时器(TIM1 和 TIM8)可以被看成是分配到 6 个通道的三相 PWM 发生器,还可以被当成完整的通用定时器。四个独立的通道可以用于:

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出
- 互补 PWM 输出, 具程序可控的死区插入功能

配置为 16 位标准定时器时,它与 TIMx 定时器具有相同的功能。配置为 16 位 PWM 发生器时,它具有全调制能力(0~100%)。在调试模式下,计数器可以被冻结。很多功能都与标准的 TIM 定时器相同,内部结构也相同,因此高级控制定时器可以通过定时器链接功能与 TIM 定时器协同操作,提供同步或事件链接功能。

3.21 IIC总线

多达 2 个 I2C 总线接口,能够工作于多主和从模式,支持标准和快速模式。I2C 接口支持 7 位或 10 位寻址,7 位从模式时支持双从地址寻址。内置了硬件 CRC 发生器/校验器。它们可以使用 DMA 操作,并支持 SMBus V2.0/PMBus 总线。

3.22 USART

内置了 3 个通用同步/异步收发器(USART1、USART2 和 USART3),和 2 个通用异步收发器(USART4 和 USART5)。这 5 个接口提供异步通信、支持红外线传输编解码、多处理器通信模式、单线半双工通信模式和 LIN 主/从功能。

USART1 接口通信速率可达 4.5MBit/s,其他 USART 接口通信速率可达 2.25MBit/s。USART1、USART2 和 USART3 接口具有硬件的 CTS 和 RTS 信号管理、与兼容 ISO7816 的智能卡模式和类 SPI 通信模式,除了 USART5 所有其他接口都可以使用 DMA 操作。

3.23 SPI

多达 3 个 SPI 接口,在从或主模式下,全双工和半双工的通信速率可达 18MBit/s。3 位的预分频器可产生 8 种主模式频率,可配置成每帧 8 位或 16 位。硬件的 CRC 产生/校验支持基本的 SD 卡和 MMC 模式。

所有的 SPI 接口都可以使用 DMA 操作。

3.24 CAN

CAN 接口兼容规范 2.0A 和 2.0B (主动), 位速率高达 1MBit/s。它可以接收和发送 11 位标识符的标准帧, 也可以接收和发送 29 位标识符的扩展帧。具有 3 个发送邮箱和 2 个接收 FIFO, 3 级 14 个可调节的滤波器。

3.25 USB

内嵌一个兼容全速 USB 的设备控制器, 遵循全速 USB 设备标准, 端点可由软件配置, 具有待机/恢复功能。USB 专用的 48MHz 时钟由内部主 PLL 直接产生。

3.26 GPIO

每个 GPIO 管脚都可以由软件配置成输出(推拉或开路)、输入(带或不带上拉或下拉)或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。所有的 GPIO 管脚都有大电流通过能力。在需要的情况下, I/O 管脚的外设功能可以通过一个特定的操作锁定, 以避免意外的写入 I/O 寄存器。

3.27 ADC

内嵌 2 个 12 位的模拟/数字转换器(ADC), 每个 ADC 共用多达 16 个外部通道, 可以实现单次或扫描转换。在扫描模式下, 在选定的一组模拟输入上的转换自动进行。

ADC 接口上额外的逻辑功能包括:

- 同时采样和保持
- 交叉采样和保持
- 单次采样

ADC 可以使用 DMA 操作。模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道, 当被监视的信号超出预置的阈值时, 将产生中断。由标准定时器(TIMx)和高级控制定时器(TIM1 和 TIM8)产生的事件, 可以分别内部级联到 ADC 的开始触发和注入触发, 应用程序能使 AD 转换与时钟同步。

3.28 温度传感器

温度传感器产生一个随温度线性变化的电压。温度传感器在内部被连接到 ADC1_IN16 的输入通道上, 用于将传感器的输出转换到数字数值。

3.29 调试接口

内嵌 ARM 的 SWJ-DP 接口, 这是一个结合了 JTAG 和串行单线调试的接口, 可以实现串行单线调试接口或 JTAG 接口的连接。JTAG 的 TMS 和 TCK 信号分别与 SWDIO 和 SWCLK 共用管脚, TMS 脚上的一个特殊的信号序列用于在 JTAG-DP 和 SW-DP 间切换。

4 性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。并且芯片在该值或者其他任何超出该推荐值的条件下工作是不可取的。超出下列最大额定值可能会给芯片造成永久性的损坏。长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.5	6.0	V
V_{IN}	引脚上的输入电压	$V_{SS}-0.3$	$V_{DD}+4.0$	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSX}-V_{SS} $	不同接地引脚之间的电压差	-	50	

4.1.2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ¹	150	mA
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ¹	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出拉电流	-25	
$I_{INJ(PIN)}^2$	引脚上的注入电流 ³	± 5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁴	± 25	

Note1: 所有的电源 (V_{DD} , V_{DDA}) 和地 (V_{SS} , V_{SSA}) 引脚必须始终连接到外部允许范围内的供电系统上。

Note2: 反向注入电流会干扰器件的模拟性能。

Note3: 当 $V_{IN} > V_{DD}$ 时, 有一个正向注入电流; 当 $V_{IN} < V_{SS}$ 时, 有一个反向注入电流, 注入电流绝对不可以超过规定范围。

Note4: 当几个 I/O 口同时有注入电流时, $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

符号	描述	参数值	单位
T_{STG}	储存温度范围	- 45 to +150	° C
T_J	最大结温度	125	

4.2 工作参数

4.2.1 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	0	96	MHz
f_{PCLK1}	内部 APB1 时钟频率	0	48	
f_{PCLK2}	内部 APB2 时钟频率	0	96	
V_{DD}	标准工作电压	2	5.5	V
V_{DDA}^1	模拟工作电压	2	5.5	V
V_{BAT}	备份部分工作电压	1.8	5.5	V
T	工作温度	-40	105	°C

Note1: 建议使用相同的电源为 VDD 和 VDDA 供电, 在上电和正常操作期间, VDD 和 VDDA 之间最多允许有 300mV 的差别。

4.2.2 复位和低压检测

Table 4-1 上电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{delay}	rstn 建立时间	-	-	40		us
$V_{Threshold}$	复位门限	-	-	1.75		V

Table 4-7 PVD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (上升沿)	PLS[2:0]=000	2.183	2.188	2.196	V
		PLS[2:0]=001	2.286	2.289	2.298	
		PLS[2:0]=010	2.393	2.399	2.407	
		PLS[2:0]=011	2.502	2.508	2.518	
		PLS[2:0]=100	2.621	2.629	2.639	
		PLS[2:0]=101	2.726	2.733	2.745	
		PLS[2:0]=110	2.839	2.846	2.855	
	PLS[2:0]=111	2.958	2.969	2.979		
	可编程电压检测器的检测电平选择 (下降沿)	PLS[2:0]=000	2.116	2.119	2.125	
		PLS[2:0]=001	2.208	2.211	2.220	
		PLS[2:0]=010	2.305	2.310	2.320	
		PLS[2:0]=011	2.399	2.406	2.416	
		PLS[2:0]=100	2.506	2.512	2.521	
		PLS[2:0]=101	2.596	2.602	2.613	
PLS[2:0]=110		2.693	2.701	2.710		
PLS[2:0]=111	2.798	2.805	2.817			

4.2.3 工作电流特性

Table 4-2 工作电流特性

模式	条件	VDD@25°C			Unit
		2.0V	3.3V	5.0V	
Run mode	HCLK=96MHz, FLASH 读取 3 个等待周期, APB 时钟 enable	21.505	22.63	22.85	mA
	HCLK=96MHz, FLASH 读取 3 个等待周期, APB 时钟 disable	12.908	13.232	13.301	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周 期, APB 时钟 enable	3.151	3.418	3.533	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周 期, APB 时钟 disable	2.316	2.559	2.653	mA
	HCLK=LSI 40KHz	196	208	212	uA
	HCLK=LSE 32.768KHz	190	205	215	uA
Sleep mode	HCLK= 96MHz APB 时钟 disable	5.199	5.441	5.483	mA
	HCLK=HSI 8MHz APB 时钟 disable	0.778	0.845	0.937	mA
Stop mode	LDO 全速工作状态 HSE/HSI/LSE 关闭	126	128	130	uA
	LDO 低功耗状态 HSE/HSI/LSE 关闭	9.22	10.26	12.47	uA
Standby mode	LSI and IDWG on	1.13	1.64	3.17	uA
VBAT mode	RTC 以 LSE 时钟工作	1.56	2.29	5.34	uA
	LSE 和 RTC 都停止工作	0.03	0.04	0.09	uA

4.2.4 外部时钟特性

Table 4-3 外部高速时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE_ext}	时钟频率	-	1	8	25	MHz
V_{HSEH}	输入引脚高电平	-	$0.7V_{DD}$	-	V_{DD}	V
V_{HSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	
$T_{W(HSE)}$	有效高/低电平时间		5	-	-	ns
$T_{r(HSE)}$	上升/下降时间		-	-	20	
$T_{f(HSE)}$						
$C_{in(HSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(HSE)}$	占空比	-	45	-	55	%

Table 4-4 外部低速时钟特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{LSE_ext}	时钟频率	-	-	32.768	1000	kHz
V_{LSEH}	输入引脚高电平	-	$0.7V_{DD}$	-	V_{DD}	
V_{LSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	
$T_{W(LSE)}$	有效高/低电平时间		450	-	-	Ns
$T_{r(LSE)}$	上升/下降时间		-	-	50	
$T_{f(LSE)}$						
$C_{in(LSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(LSE)}$	占空比	-	30	-	70	%

4.2.5 内部时钟特性

Table 4-5 内部快速时钟特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit	
f_{HSI}	时钟频率	-	-	8	-	MHz	
$DuCy_{(HSI)}$	占空比	-	45	-	55	%	
ACC_{HSI}	振荡器精度	RCC_CR 寄存器校准后	-	-	1		
		工厂校准	$T_A = -40$ to $105\text{ }^\circ\text{C}$	-2	-		2.5
			$T_A = -40$ to $85\text{ }^\circ\text{C}$	-1.5	-		2.2
			$T_A = 0$ to $70\text{ }^\circ\text{C}$	-1.3	-		2
		$T_A = 25\text{ }^\circ\text{C}$	-1.1	-	1.8		
$T_{su(HSI)}$	振荡器启动时间	$V_{SS} \leq V_{IN} \leq V_{DD}$	1	-	2	us	
$I_{DD(HSI)}$	振荡器功耗		-	80	100	uA	

Table 4-6 内部慢速时钟特性

Symbol	Parameter	Min	Typ	Max	Unit
f_{LSI}	时钟频率	30	40	60-	kHz
$t_{su(LSI)}$	振荡器启动时间	-	-	85	us
$I_{DD(LSI)}$	振荡器功耗		0.65	1.2	uA

4.2.6 PLL特性

Table 4-7 PLL 特性

Symbol	Parameter	Value			Unit
		Min	Typ	Max	
f_{PLL_IN}	输入时钟频率	1	8.0	25	MHz
	输入时钟占空比	40	-	60	%
f_{PLL_OUT}	输出时钟频率	16	-	96	MHz
t_{LOCK}	锁相时间	-	-	200	us
Jitter	循环抖动	-	-	300	ps

4.2.7 存储器特性

Table 4-8 存储器特性

Symbol	Parameter	Min	Typ	Max	Unit
T_{PROG}	单字节写入时间	6	-	7.5	μs
T_{ERASE}	页擦除时间	4	-	5	ms
	整片擦除时间	30	-	40	ms
IDD_{PROG}	单字节写入电流	-	-	5	mA
IDD_{ERASE}	页/片擦除电流	-	-	2	mA
IDD_{READ}	读电流@24MHz	-	2	3	mA
	读电流@1MHz	-	0.25	0.4	mA
V_{IL}	输入低电压	-		$0.1V_{DD}$	
V_{IH}	输入高电压	$0.9V_{DD}$			
V_{OL}	输出低电压			$0.1V_{DD}$	
V_{OH}	输出高电压	$0.9V_{DD}$			
N_{END}	擦写寿命	1			千次
t_{RET}	数据保存时间	20			年

1. 典型值是指 1.5V, TT 工艺和温度 25 °C 的条件下。
2. $V_{DD}=1.35\sim 1.65V$

4.2.8 IO引脚特性

Table 4-9 IO 引脚直流特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V _{IH}	输入高电平	V _{DD} >2V	0.42*(V _{DD} -2V) + 1V		5.5	V
		V _{DD} ≤2V			5.2	
V _{IL}	输入低电平		-0.3		0.32*(V _{DD} -2V)+0.75V	V
V _{hys}	施密特触发器电压迟滞		5% V _{DD}	-	-	mV
I _{Ikg}	输入漏电流	V _{IN} =5V	-	-	3	uA
R _{PU}	weak pull-up equivalent resistor	V _{IN} =V _{SS}	30	40	50	KΩ
R _{PD}	weak pull-down equivalent resistor	V _{IN} =V _{DD}	30	40	50	KΩ
C _{IO}	I/O pin capacitance		-	5	-	pF

Table 4-10 IO 引脚交流特性

Mode	Symbol	Parameter	Conditions	Min	Max	Unit
10	f _{max(IO)out}	Maximum frequency	C _L =50pF, V _{DD} =2V to 5.5V	-	2	MHz
	t _{f(IO)out}	output high to low level fall time		-	125	ns
	t _{r(IO)out}	output low to high level rise time		-	125	
01	f _{max(IO)out}	Maximum frequency	C _L =50pF, V _{DD} =2V to 5.5V	-	10	MHz
	t _{f(IO)out}	output high to low level fall time		-	25	ns
	t _{r(IO)out}	output low to high level rise time		-	25	
11	f _{max(IO)out}	Maximum frequency	C _L =30pF, V _{DD} =2.7V to 5.5V	-	50	MHz
			C _L =50pF, V _{DD} =2.7V to 5.5V		30	
			C _L =50pF, V _{DD} =2V to 2.7V		20	
	t _{f(IO)out}	output high to low level fall time	C _L =30pF, V _{DD} =2.7V to 5.5V	-	5	ns
			C _L =50pF, V _{DD} =2.7V to 5.5V		8	
			C _L =50pF, V _{DD} =2V to 2.7V		12	
	t _{r(IO)out}	output high to low level rise time	C _L =30pF, V _{DD} =2.7V to 5.5V	-	5	ns
			C _L =50pF, V _{DD} =2.7V to 5.5V		8	
			C _L =50pF, V _{DD} =2V to 2.7V		12	

4.2.9 TIM计数器特性

Table 4-11 TIM 计数器特性

Symbol	Conditions	Min	Max	Unit
Tres(TIM)	Timer resolution time	1	-	$T_{TIMxCLK}$
FEXT	Timer external clock frequency on CH1 to CH4	0	$F_{TIMxCLK}/2$	MHz
RESTIM	Timer resolution	-	16	bit
Tcounter	16-bit counter clock period when internal clock is selected	1	65536	$T_{TIMxCLK}$
TMAX_COUNT	Maximum possible count	-	65536×65536	$T_{TIMxCLK}$

1. $f_{TIMxCLK} = 72 \text{ MHz}$

4.2.10 ADC特性

Table 4-12 ADC 特性

Parameter	Conditions	Min	Typ	Max	Unit
Full scale range	SDIF=0	vrefn	-	vrefp	V
	SDIF=1	2*(vrefp-vrefn)			V
Input signal common mode		(vrefp-vrefn)/2			V
Input sample capacitance	-	-	5	-	pF
Input switch equivalent impedance(Rs)	-	-	-	1000	Ohm
Positive reference voltage(vrefp)	-	AVDD	AVDD	AVDD	V
Negative reference voltage(vrefn)	-	0	0	0.1	V
Analog Supply voltage	-	2.0	3.3	5.5	V
Digital Supply voltage	-	1.35	1.5	1.65	V
Current Consumption AVDD	SDIF=1,@ 1Msps	-	110	-	uA
Current Consumption VDD		-	40	-	uA
Current Consumption vrefp		-	35	-	uA
Clock period(t_{clkp})		3333	71.4	23.8	Ns
The high level time of clock(t_{clkh})	-	40%	50%	60%	T_{clkp}
The time delay from rising edge of clock to rising edge of EOC(t_{eocr})	-	0.8	-	3	ns
The time delay from rising edge of clock to falling edge of EOC (t_{eocf})	-	0.8	-	3	ns
The time delay from rising edge of EOC to the data is valid at data bus B(t_{data})	-	1.2	-	4	ns
The setup time of SOC(t_{socs})	-	-	0.7	-	ns
The hold time of SOC(t_{soch})	-	-	0.7	-	ns
The time of Sampling and converting (t_{sp+con})	-	-	14	-	t_{clkp}
The time of sample(t s)	-	-	1.5	-	t_{clkp}
THD	-	-	-72	-	db
SNDR	-	-	68	-	db
DNL	-	-1	-	+1	LSB
INL	-	-1.5	-	+1.5	LSB
Offset error	-	-16	-	16	LSB

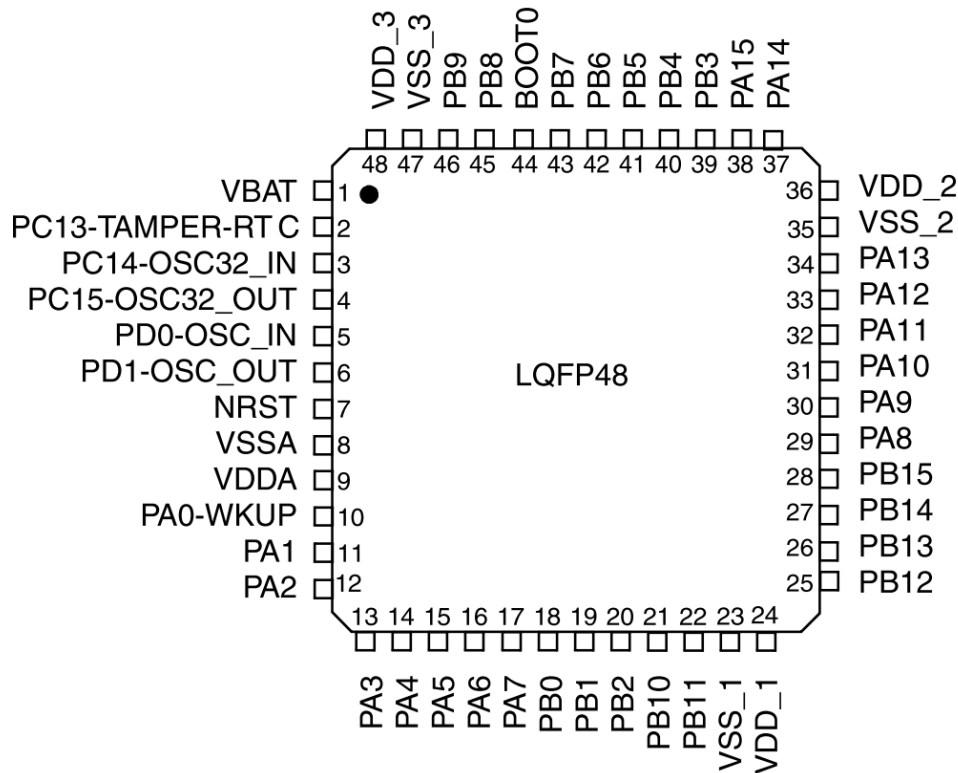
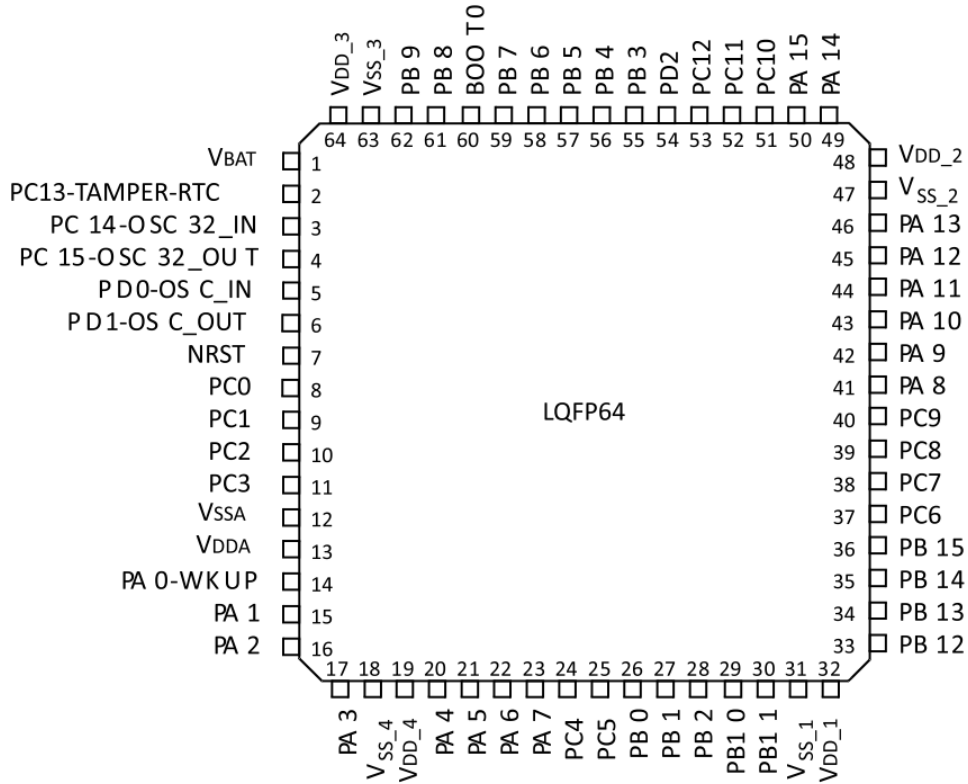
4.2.11 温度传感器特性

Table 4-13 温度传感器特性

Parameter	Conditions	Min	Typ	Max	Unit
Analog Supply voltage	-	2.2	3.3	5	V
Digital Supply voltage	-	1.35	1.5	1.65	
Current Consumption	AVDD	-	150	-	uA
Power down leakage current	en='0'	-	-	1	
Power switch control voltage (Ven)	Power down	-	0	-	V
	Power on	-	1	-	Vddl
Sensor linearity with temperature	-	-	±1	±2	°C
Sensor output voltage	at 25°C	1.34	1.43	1.52	V
Sensor Gain	-	4.0	4.3	4.6	mV/°C
Output load capacitor	-	-	-	20	Pf
Output current	-	-40	-	+40	uA
Power up time(t_{START})	-	4	-	10	us

5 管脚定义

HK32F103 定义了 LQFP48/LQFP64 两种封装，管脚定义如下。

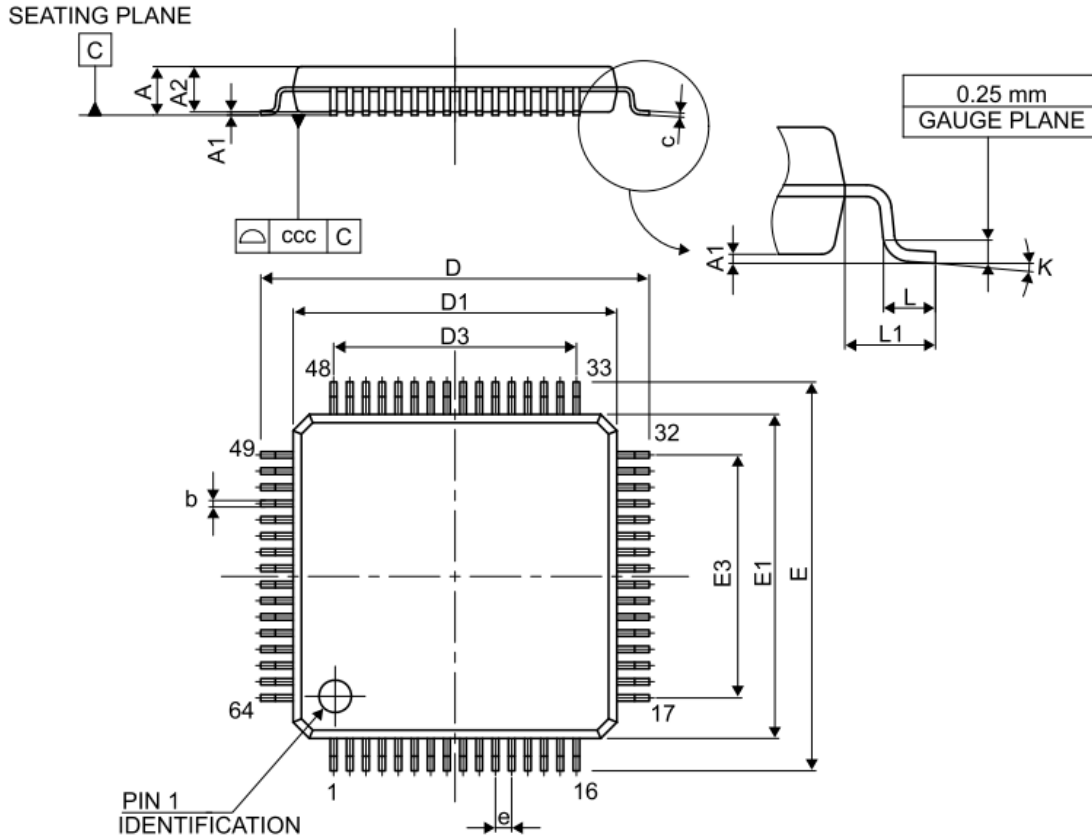


Pins No.		Pin name	Type	Main function	alternate functions	EXTIN
LQFP64	LQFP48					
1	1	VBAT	S	VBAT		
2	2	PC13	I/O	PC13	TAMPERIN / RTCO	EXTIN13
3	3	PC14	I/O	PC14	OSC32_IN	EXTIN14
4	4	PC15	I/O	PC15	OSC32_OUT	EXTIN15
5	5	PD0	I/O	OSC_IN	PD0	
6	6	PD1	I/O	OSC_OUT	PD1	
7	7	NRST	I/O	NRST		
8		PC0	I/O	PC0	ADC12_IN10	EXTIN0
9		PC1	I/O	PC1	ADC12_IN11	EXTIN1
10		PC2	I/O	PC2	ADC12_IN12	EXTIN2
11		PC3	I/O	PC3	ADC12_IN13	EXTIN3
12	8	VSSA	S	VSSA	VREFN(double bounding)	
13	9	VDDA	S	VDDA	VREFP(double bounding)	
14	10	PA0	I/O	PA0	ADC12_IN0 / TIM2_CH1_ETR / USART2_CTS / WKUP	EXTIN0
15	11	PA1	I/O	PA1	ADC12_IN1 / TIM2_CH2 / USART2_RTS	EXTIN1
16	12	PA2	I/O	PA2	ADC12_IN2 / TIM2_CH3 / USART2_TX	EXTIN2
17	13	PA3	I/O	PA3	ADC12_IN3 / TIM2_CH4 / USART2_RX	EXTIN3
18		VSS_4	S	VSS_4		
19		VDD_4	S	VDD_4		
20	14	PA4	I/O	PA4	ADC12_IN4 / SPI_NSS / USART2_CK	EXTIN4
21	15	PA5	I/O	PA5	ADC12_IN5 / SPI_SCK	EXTIN5
22	16	PA6	I/O	PA6	ADC12_IN6 / SPI_MISO / TIM3_CH1 / TIM1_BKIN	EXTIN6
23	17	PA7	I/O	PA7	ADC12_IN7 / SPI_MOSI / TIM3_CH2 / TIM1_CH1N	EXTIN7
24		PC4	I/O	PC4	ADC12_IN14	EXTIN4
25		PC5	I/O	PC5	ADC12_IN15	EXTIN5
26	18	PB0	I/O	PB0	ADC12_IN8 / TIM3_CH3 / TIM1_CH2N	EXTIN0
27	19	PB1	I/O	PB1	ADC12_IN9 / TIM3_CH4 / TIM1_CH3N	EXTIN1
28	20	PB2	I/O	PB2/BOOT1		EXTIN2
29	21	PB10	I/O	PB10	I2C2_SCL / USART3_TX / TIM2_CH3	EXTIN10
30	22	PB11	I/O	PB11	I2C2_SDA / USART3_RX / TIM2_CH4	EXTIN11
31	23	VSS_1	S	VSS_1		
32	24	VDD_1	S	VDD_1		
33	25	PB12	I/O	PB12	TIM1_BKIN / SPI2_NSS / USART2_CK / I2C2_SMBA	EXTIN12
34	26	PB13	I/O	PB13	TIM1_CH1N / SPI2_SCK / USART2_CTS	EXTIN13
35	27	PB14	I/O	PB14	TIM1_CH2N / SPI2_MISO / USART2_RTS	EXTIN14
36	28	PB15	I/O	PB15	TIM1_CH3N / SPI2_MOSI	EXTIN15
37		PC6	I/O	PC6	TIM3_CH1	EXTIN6
38		PC7	I/O	PC7	TIM3_CH2	EXTIN7
39		PC8	I/O	PC8	TIM3_CH3	EXTIN8
40		PC9	I/O	PC9	TIM3_CH4	EXTIN9
41	29	PA8	I/O	PA8	TIM1_CH1 / USART1_CK / MCO	EXTIN8
42	30	PA9	I/O	PA9	TIM1_CH2 / USART1_TX	EXTIN9
43	31	PA10	I/O	PA10	TIM1_CH3 / USART1_RX	EXTIN10
44	32	PA11	I/O	PA11	TIM1_CH4 / USART1_CTS / USBDM / CANRX	EXTIN11
45	33	PA12	I/O	PA12	TIM1_ETR / USART1_RTS / USBDP / CANTX	EXTIN12

Pins No.		Pin name	Type	Main function	alternate functions	EXTIN
LQFP64	LQFP48					
46	34	PA13	I/O	JTMS/SWDIO	PA13	EXTIN13
47	35	VSS_2	S	VSS_2		
48	36	VDD_2	S	VDD_2		
49	37	PA14	I/O	JTCK/SWCLK	PA14	EXTIN14
50	38	PA15	I/O	JTDI	PA15 / TIM2_CH1_ETR / SPI1_NSS	EXTIN15
51		PC10	I/O	PC10	USART3_TX	EXTIN10
52		PC11	I/O	PC11	USART3_RX	EXTIN11
53		PC12	I/O	PC12	USART3_CK	EXTIN12
54		PD2	I/O	PD2	TIM3_ETR	EXTIN2
55	39	PB3	I/O	JTDO	PB3 / TRACESWO / TIM2_CH2 / SPI1_SCK	EXTIN3
56	40	PB4	I/O	NJTRST	PB4 / TIM3_CH1 / SPI1_MISO	EXTIN4
57	41	PB5	I/O	PB5	I2C1_SMBA / TIM3_CH2 / SPI1_MOSI	EXTIN5
58	42	PB6	I/O	PB6	I2C1_SCL / TIM4_CH1 / USART1_TX	EXTIN6
59	43	PB7	I/O	PB7	I2C1_SDA / TIM4_CH2 / USART1_RX	EXTIN7
60	44	BOOT0	I	BOOT0		
61	45	PB8	I/O	PB8	TIM4_CH3 / I2C1_SCL / CANRX	EXTIN8
62	46	PB9	I/O	PB9	TIM4_CH4 / I2C1_SDA / CANTX	EXTIN9
63	47	VSS_3	S	VSS_3		
64	48	VDD_3	S	VDD_3		

6 封装参数

6.1 LQFP64 10X10mm,0.5mm pitch

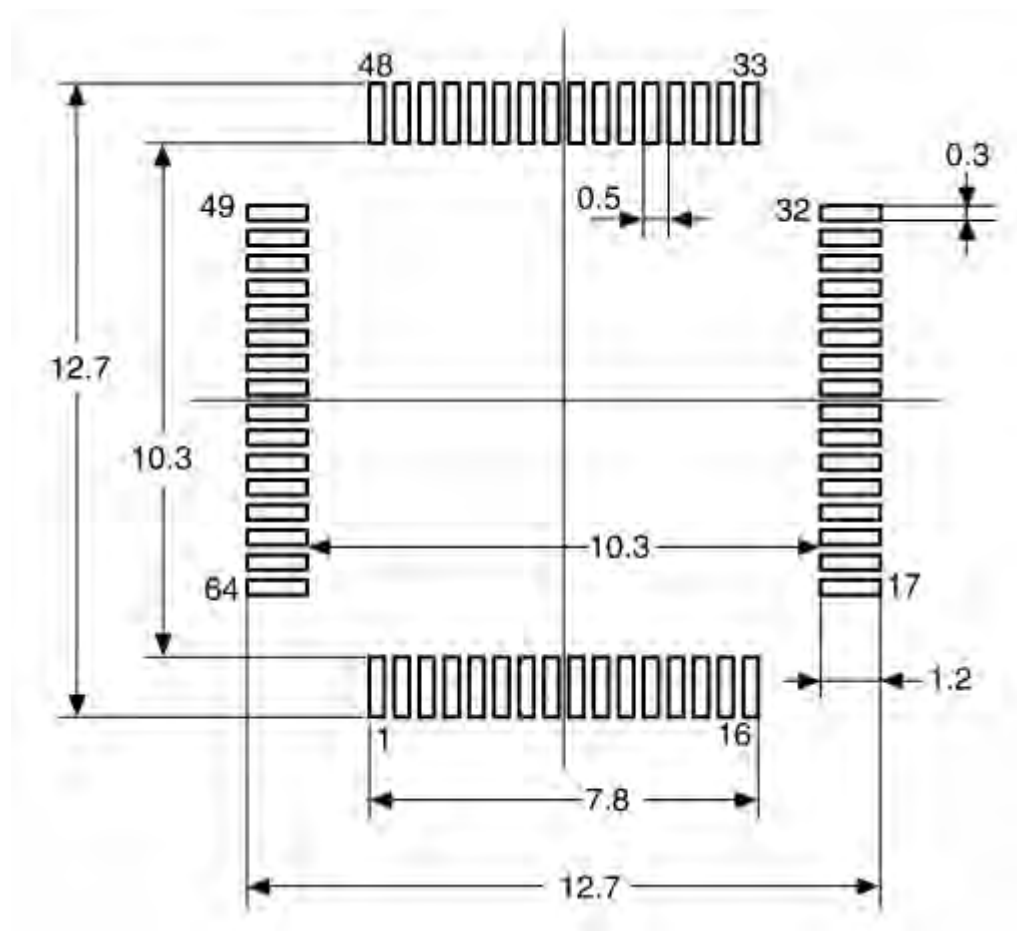


Symbol	millimeters			inches ⁽¹⁾		
	Min	Typ	Max	Min	Typ	Max
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	-	12.000	-	-	0.4724	-
D1	-	10.000	-	-	0.3937	-
D3	-	7.500	-	-	0.2953	-
E	-	12.000	-	-	0.4724	-
E1	-	10.000	-	-	0.3937	-

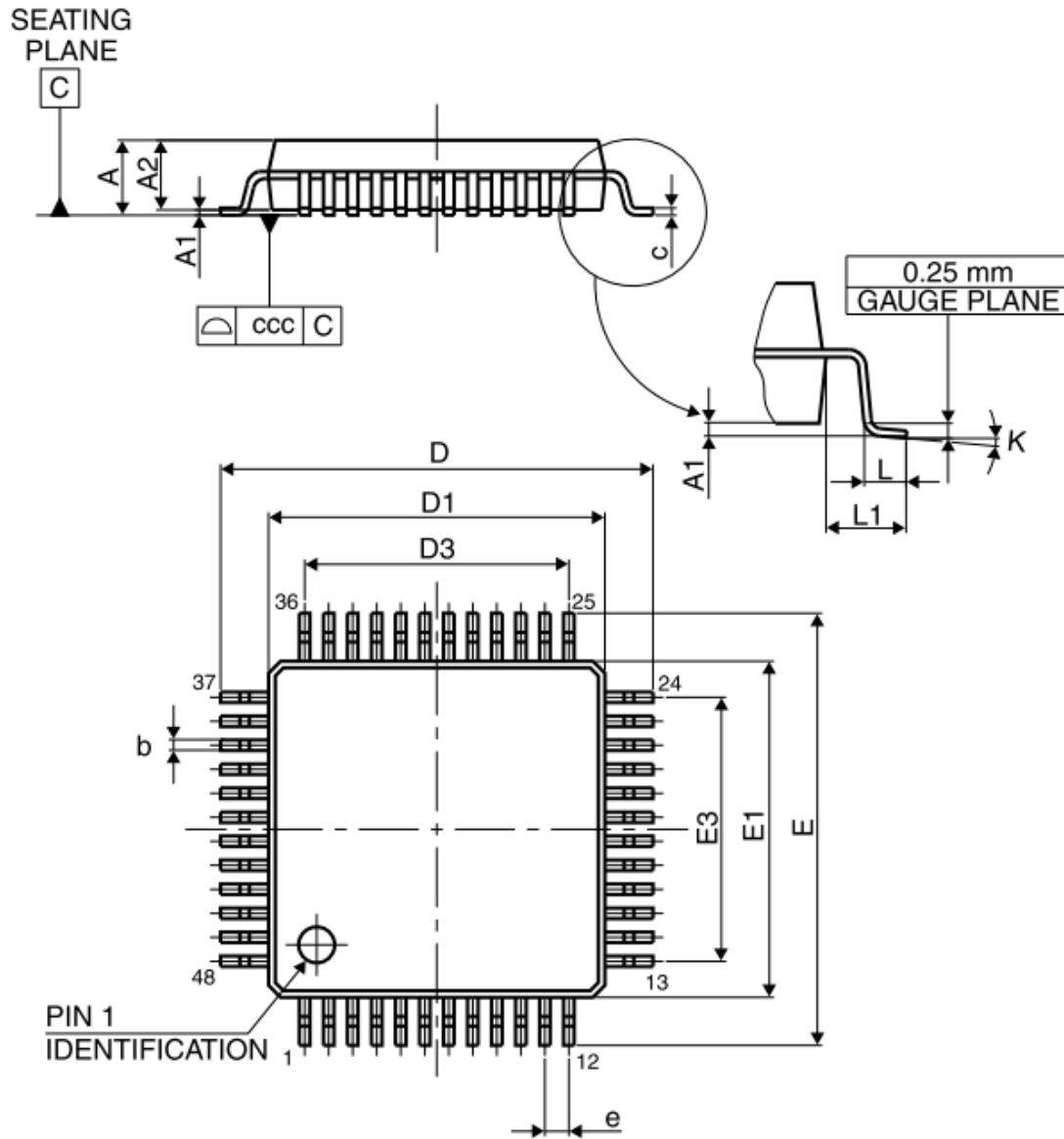
Symbol	millimeters			inches ⁽¹⁾		
	Min	Typ	Max	Min	Typ	Max
E3	-	7.500	-	-	0.2953	-
e	-	0.500	-	-	0.0197	-
K	0°	3.5°	7°	0°	3.5°	7°
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
ccc	-	-	0.080	-	-	0.0031

1. Values in inches are converted from mm and rounded to 4 decimal digits.

6.2 LQFP64 推荐封装



6.3 LQFP48 7X7mm,0.5mm pitch

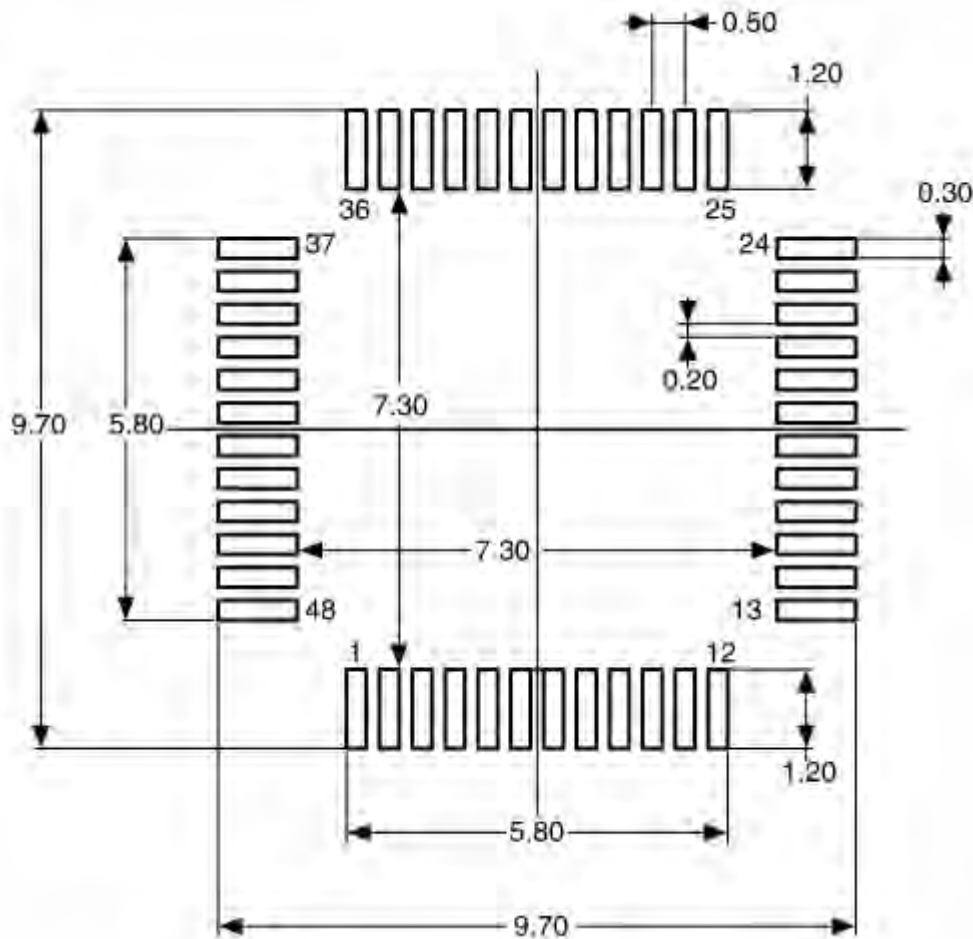


Symbol	millimeters			inches ⁽¹⁾		
	Min	Typ	Max	Min	Typ	Max
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.500	-	-	0.2165	-

Symbol	millimeters			inches ⁽¹⁾		
	Min	Typ	Max	Min	Typ	Max
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.500	-	-	0.2165	-
e	-	0.500	-	-	0.0197	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0°	3.5°	7°	0°	3.5°	7°
ccc	-	-	0.080	-	-	0.0031

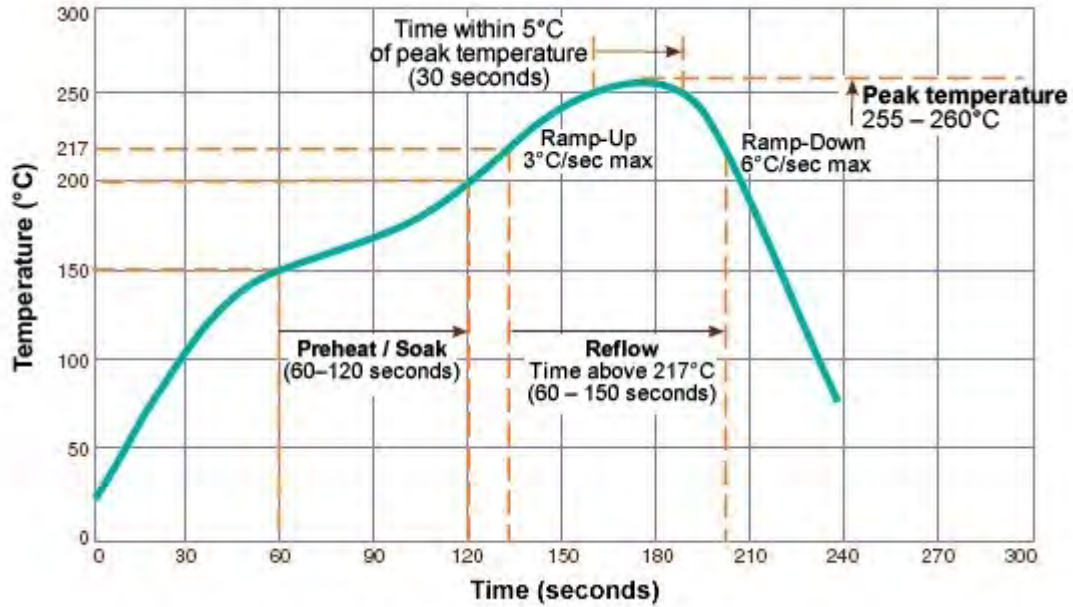
1. Values in inches are converted from mm and rounded to 4 decimal digits.

6.4 LQFP48 推荐封装



7 回流焊接温升曲线

为了进行可靠的 SMT 焊接，HK32F103 系列产品推荐温升曲线如下图：



8 缩略语

Term	Definition
RTC	Real time clock
IIC	Inter-Integrated Circuit Interface
CPU	Center process unit
PLL	Phase lock loop
LDO	Low voltage drop output
RISC	Reduced Instruction-Set Computer
UART	Universal Asynchronous Receiver Transmitter
SPI	Serial peripheral interface
USB	Universal Serial Bus
GPIO	General purpose input output
CAN	Controller Area Network
I/O	Input output
ADC	Analogue to digital converter
MCU	Micro controller unit
HSE	High-speed external
HSI	High-speed internal
LSE	Low-speed external
LSI	Low-speed internal
SAR	Successive Approximation Analog-to-Digital Converter
USART	Universal Synchronous Asynchronous Receiver Transmitter
PVD	Power voltage detect
SOC	System on chip
JTAG	Joint Test Action Group
PWM	Pulse Width Modulation
DMA	Direct Memory Access
SDIO	Secure Digital Input Output
POR	Power on reset
PDR	Power down reset
CRC	Cyclic Redundancy Check

9 重要提示

在未经深圳市航顺芯片技术研发有限公司同意下不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信
息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其
他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权归深圳市航顺芯片技术研发有限公司 2015 - 2017