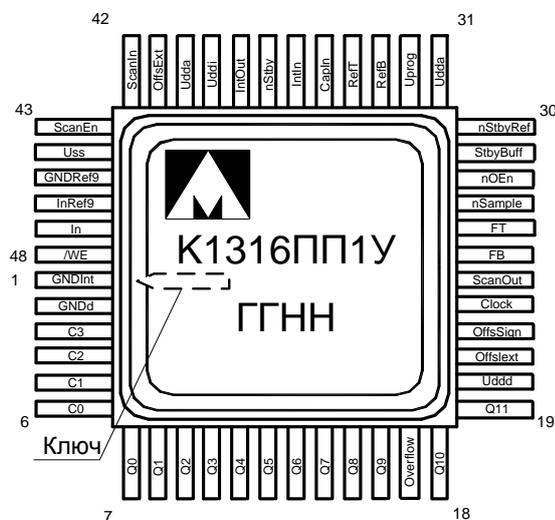




Микросхемы прецизионного интегрирующего преобразователя напряжения в частоту и параллельный двоичный код

1316ПП1АУ, К1316ПП1АУ, 1316ПП1БУ, К1316ПП1БУ



Основные характеристики микросхемы:

- Напряжение питания положительное от 4,75 до 5,25 В
- Напряжение питания отрицательное от минус 5,25 до минус 4,75 В
- Коэффициент преобразования $f_c = 8$ МГц, $C_0 = 1, C_1 = 1$ 20 Гц/мВ
- Коэффициент преобразования $f_c = 4$ МГц, $C_0 = 1, C_1 = 1$ 10 Гц/мВ
- Коэффициент преобразования $f_c = 2$ МГц, $C_0 = 1, C_1 = 1$ 5 Гц/мВ
- Погрешность коэффициента преобразования при входных напряжениях $2 \cdot U_{REF}$, % от полной шкалы:
 - для 1316ПП1АУ $\pm 0,3$;
 - для 1316ПП1БУ $\pm 0,4$
- Нелинейность преобразования в диапазоне входных напряжений $2 \cdot U_{REF}$, % от полной шкалы:
 - для 1316ПП1АУ $\pm 0,03$;
 - для 1316ПП1БУ $\pm 0,04$
- Усредненная выходная частота с заземленным входом ($f_c = 8$ МГц, $K = 20$ Гц/мВ):
 - для 1316ПП1АУ 3 Гц;
 - для 1316ПП1БУ 8 Гц
- Температурный диапазон:

ГГ – год выпуска
НН – неделя выпуска

Обозначение	Диапазон
1316ПП1А(Б)У	минус 60...85 °С
К1316ПП1А(Б)У	минус 60...85 °С

Тип корпуса:

– 48-выводной металлокерамический корпус Н16.48-1В.

Области применения микросхемы

Микросхема прецизионного ПНЧ 1316ПП1А(Б)У предназначена для преобразования постоянного или медленно изменяющегося напряжения в частоту и в параллельный 12-разрядный цифровой код, формируемый 12-разрядным реверсивным счетчиком импульсов выходной частоты.

Метод преобразования – интегрирующий, с внешним конденсатором интегратора C_i или внутренним C_{int} и внутренним входным резистором интегратора R_{in} .

1 Описание выводов

Таблица 1 – Описание выводов

№ вывода	Наименование вывода	Назначение вывода	Примечания. Подключение и дополнительные элементы
1	GNDInt	Аналоговая земля интегратора	Примеч. 2
2	GNDd	Цифровая земля	Примеч. 2
3, 4	C3, C2	Цифровые входы выбора частоты чоппер - коммутации интегратора	C3=1*, C2=1*
5, 6	C1, C0	Цифровые входы выбора коэффициента преобразования	20 Гц/мВ: $f_c = 8$ МГц, C0=1*, C1=1* 10 Гц/мВ: $f_c = 4$ МГц, C0=1*, C1=1*
7...16, 18, 19	nQ0...nQ9 nQ10, nQ11	Цифровые выходы 12-ти разрядного кода	Выходной код инвертированный
17	Overflow	Выход переполнения счетчика	
20	Vddd	Цифровое питание 5 В	Источник положительного напряжения питания Cф >=10 мкФ + 100 нФ (на GNDd), примеч. 3. (Cф - емкость фильтрующего конденсатора)
21, 22	Offslext, OffsSign	Входы коррекции смещения нуля усилителя интегратора	Cф >=1 мкФ на GNDa, OffsSign =0* корректирует смещение в минус
23	Clock	Цифровой вход тактовой частоты	Генератор $f_c = 2 \dots 8$ МГц, примеч. 4.
24	ScanOut	Тестовый выход для контроля функционирования в Scan-режиме	Используется только для контроля функционирования микросхем
25	FB	Частотный выход (отрицательный U_{IN})	Измеритель выходной частоты, примеч. 5.
26	FT	Частотный выход (положительный U_{IN})	Измеритель выходной частоты, примеч. 5.
27	nSample	Цифровой вход выборки кода	1* - работа; 0 - перезапись выборки в регистр и обнуление счетчика
28	nOEn	Цифровой вход разрешения выходов	1* - 3-е состояние выходов nQ0...nQ11, Overflow; 0 – выходы активны
29	StbyBuff	Вход выбора источника опорного напряжения:	1* - выбраны опорные источники U_{REFT} / U_{REFB}
30	nStbyRef	Вход управления внутренним опорным источником	0* - отключен внутренний опорный источник. 1 – включен внутренний опорный источник
31, 40	Vdda	Аналоговое питание 5В	Источник положительного напряжения питания, Cф >=10 мкФ + 100 нФ low_ESR (на GNDa), примеч. 3
32	Vprog	Вход программирования внутреннего опорного источника	Используется изготовителем м/сх для подстройки внутреннего опорного источника. При работе м/сх не используется или подключен к GNDa

№ вывода	Наименование вывода	Назначение вывода	Примечания. Подключение и дополнительные элементы
33	RefB	Вход / выход отрицательного опорного напряжения	Источник $U_{REFB} = -4,096$ В, $R_{ф} / C_{ф} = 2$ Ом / 200 нФ (на GNDa)
34	RefT	Вход / выход положительного опорного напряжения	Источник $U_{REFT} = 4,096$ В, $R_{ф} / C_{ф} = 2$ Ом / 200 нФ (на GNDa)
35	CapIn	Вход внутреннего конденсатора интегратора $C_I = 600$ пФ тип.	При работе с внутренним конденсатором C_I необходимо замкнуть с выводом IntIn проводником минимальной длины
36, 38	IntIn, IntOut	Выходы для подключения внешнего конденсатора интегратора C_{INT}	$C_{INT} = 400 - 800$ пФ, подключение минимальной длины; $C(IntOut) = 220$ пФ на GNDa, примеч. 6
37	nStby	Вход выключения токов потребления (Stby-режим)	1* - активный режим; 0 – «спящий» режим (Stby)
39	Vddi	Выход внутреннего низковольтного источника питания	$U_{ddi} = 0,55 \cdot U_{cc}$ тип., $C_{ф} = 100$ нФ (на GNDa), примеч. 7
41	OffsExt	Вход управления режимом коррекции смещения входа	1* - коррекция внешним током OffsExt 0 – коррекция встроенным ЦАП в Scan-режиме
42, 43	ScanIn, ScanEn	Для контроля функционирования и коррекции смещения внутренним ЦАП	(0*)
44	Vss	Аналоговое питание минус 5 В	Источник отрицательного напряжения питания, $C_{ф} = 10$ мкФ + 100 нФ (на GNDa)
45	GNDRef9	Не используется	Замкнуть с GNDa.
46	InRef9	Не используется	Не используется
47	In	Аналоговый вход	Аналоговый входной сигнал, примеч. 8
48	GNDa	Аналоговая земля	примеч. 2.

Примечания:

- (*) Состояние цифровых управляющих входов по умолчанию (сигнал доопределён внутри микросхемы).
- Объединить GNDInt с GNDa и GNDd на источнике питания.
- Объединить Vddd с Vdda на источнике положительного питания U_{cc1} .
- Источник тактового сигнала должен обеспечивать симметричные фронты длительностью 10-20 нс без выбросов. Рекомендуется в цепях питания и земли использовать буферный КМОП инвертор с токоограничительными резисторами, обеспечивающий уровень логического нуля не более 0,5 В и уровень логической единицы не менее $U_{cc1} - 0,5$ В.
- Рекомендуется использовать тактовую частоту микросхемы (clock) в качестве опорной при измерении выходной частоты.
- Рекомендуется использовать внутренний конденсатор интегратора, для чего вывод IntIn соединить с выводом CapIn проводником минимальной длины. Может быть использован внешний конденсатор интегратора с высокими требованиями к стабильности его параметров. При этом необходимо обеспечить минимальную длину проводников на плате, особенно для вывода IntIn.
К выходу интегратора IntOut рекомендуется подключить конденсатор 220 пФ на GNDa.
- К выходу внутреннего низковольтного источника питания Vddi рекомендуется подключить конденсатор 100...200 нФ на GNDa.

- 8 К аналоговому входу In для устранения возбуждения рекомендуется подключить конденсатор 5...10 пФ на GNDInt.

2 Структурная блок-схема микросхемы

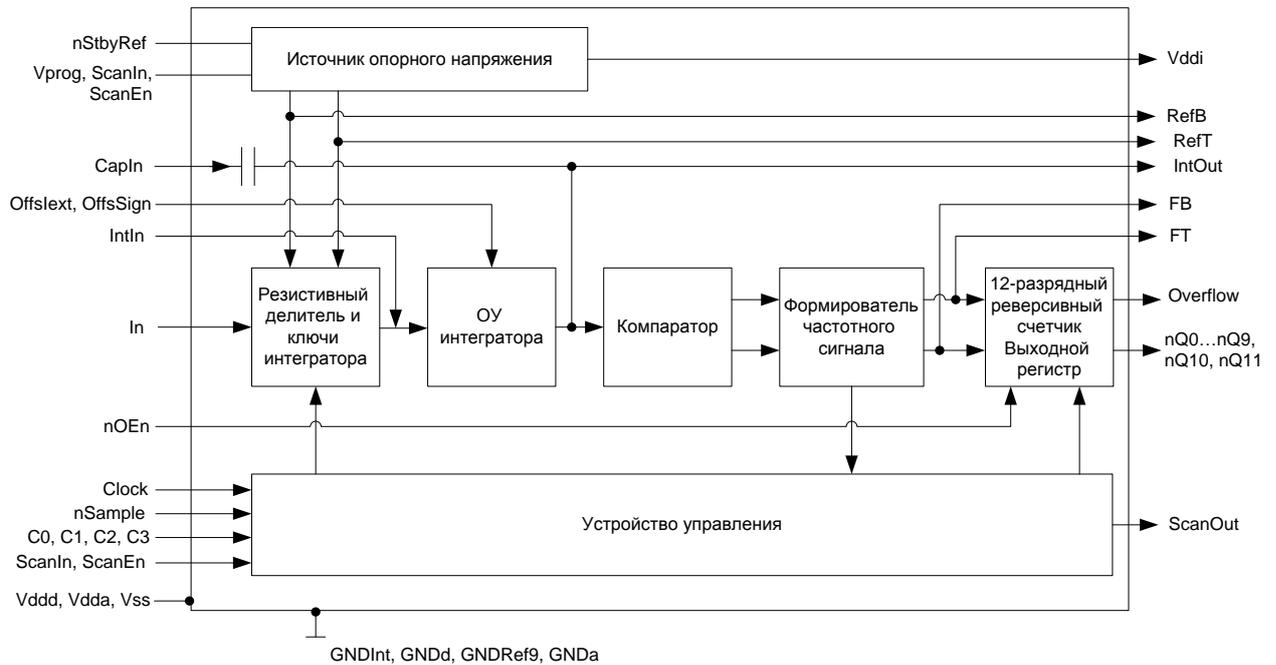


Рисунок 1 – Структурная блок-схема

Примечание – Все элементы схемы имеют электрическую связь с соответствующими контактными площадками.

3 Указания по применению и эксплуатации

При ремонте аппаратуры и измерении параметров микросхем замену микросхем необходимо проводить только при отключенных источниках питания.

Инструмент для пайки (сварки) и монтажа не должен иметь потенциал, превышающий 0,3 В относительно шины "Земля".

Запрещается подведение каких-либо электрических сигналов (в том числе шин "Питание", "Земля") к выводам микросхем, не используемым согласно схеме электрической.

4 Описание функционирования микросхемы

Микросхема прецизионного ПНЧ 1316ПП1А(Б)У предназначена для преобразования постоянного или медленно изменяющегося напряжения в частоту и в параллельный 12-разрядный цифровой код, формируемый 12-разрядным реверсивным счетчиком импульсов выходной частоты.

Метод преобразования – интегрирующий, с внешним конденсатором интегратора C_i или внутренним C_{INT} и внутренним входным резистором интегратора R_{in} .

4.1 Принцип работы ПНЧ

Входное напряжение через входной резистор, заряжает конденсатор интегратора. Выходное напряжение интегратора поступает на входы двух компараторов, сравнивающих это напряжение с внутренними опорными напряжениями +3 В и -3 В.

При отрицательном входном напряжении (приложенном к инвертирующему входу интегратора) через некоторое время выходное напряжение интегратора превысит уровень +3 В, компаратор CpT запустит формирование выходного частотного импульса на выходе Fb и импульса возврата интегратора. Импульс возврата интегратора управляет ключом SwT и вводит ток от $RefT$ на вход $IntIn$ в течение интервала T_{rev} .

При положительном входном напряжении через некоторое время выходное напряжение интегратора снизится ниже уровня -3 В компаратор CpB запустит формирование выходного частотного импульса на выходе Ft и импульса возврата интегратора. Импульс возврата интегратора управляет ключом SwB и вводит ток от $RefB$ на вход $IntIn$ в течение интервала T_{rev} .

В результате воздействия на вход $IntIn$ токовых импульсов возврата напряжение на выходе интегратора возвращается в диапазон от -3 до +3В, а процесс заряда конденсатора интегратора входным током продолжается до следующего срабатывания одного из компараторов.

Поведение идеального ПНЧ описывается соотношениями:

$$F_{out} = (U_{in} / U_{ref}) * (R_{ref} / R_{in}) / T_{rev} \quad (1)$$

$$U_{out} = (V_{ref} * T_{rev}) / (R_{ref} * C_i) \quad (2)$$

где F_{out} – выходная частота;

C_i – емкость конденсатора интегратора;

U_{out} – максимальная амплитуда пульсаций на выходе интегратора при $V_{in} = 0$;

U_{in} , U_{ref} – входное аналоговое напряжение и напряжение опорных источников соответственно;

T_{rev} – длительность фазы возврата;

R_{in} , R_{ref} – сопротивления резисторов входа и цепи опорного источника соответственно.

Для формирования частоты выходных импульсов $F_{out} = 160$ кГц при входном напряжении $U_{in} = 8,0$ В и $U_{ref} = 4,0$ В (коэффициент преобразования 20 Гц/мВ) используются $R_{ref} = 0,25 \cdot R_{in}$ и длительность импульсов возврата $T_{rev} = 2 \cdot 0,25 / 160$ кГц = 3,125 мкс (25 периодов входной тактовой частоты $F_{clk} = 8$ МГц).

В обеспечение возможности управления коэффициентом преобразования введены цифровые входы C_0 , C_1 , состояние которых определяет T_{rev} в соответствии с соотношением:

$$T_{rev} = 25 \cdot T_{clk} / (0,5 + 0,5 \cdot C_0) / (0,25 + 0,75 \cdot C_1) \quad (3)$$

где T_{clk} – период входной тактовой частоты;

C_0 , C_1 – логические уровни входов управления коэффициентом преобразования.

Емкость конденсатора интегратора необходимо выбирать в соответствии с соотношением (2) так, чтобы амплитуда импульсов на выходе интегратора была в оптимальном диапазоне для обеспечения линейности преобразования ПНЧ во всем диапазоне входных напряжений. При используемых типовых значениях $R_{in} = 72$ кОм, $R_{ref} = 0,25 \cdot R_{in}$ и $C_{int} = 600$ пФ максимальная амплитуда пульсаций на выходе интегратора под воздействием импульсов возврата равна 1,3 В.

Типовой коэффициент преобразования (F_{out}/V_{in}) определен для значения $U_{ref} = 4,0$ В

Типовой коэффициент преобразования, в зависимости от используемого опорного напряжения, пересчитывается по формуле

$$K = (F_{out} / V_{in}) = (1 / V_{ref}) \cdot (R_{ref} / R_{in}) / T_{rev} = (0,25 / V_{ref}) / T_{rev} \quad (4)$$

Примеры возможных режимов работы по коэффициенту преобразования напряжения в частоту в конечной точке шкалы:

- 20 Гц / мВ при $F_{clk} = 8$ МГц, $C_0 = 1$, $C_1 = 1$;
- 10 Гц / мВ при $F_{clk} = 8$ МГц, $C_0 = 0$, $C_1 = 1$;
- 10 Гц / мВ при $F_{clk} = 4$ МГц, $C_0 = 1$, $C_1 = 1$;
- 5 Гц / мВ при $F_{clk} = 4$ МГц, $C_0 = 0$, $C_1 = 1$;
- 5 Гц / мВ при $F_{clk} = 2$ МГц, $C_0 = 1$, $C_1 = 1$.

Примечания:

- 1 C_0 (C_1) = 1 при подключении соответствующего вывода к U_{dd} и C_0 (C_1) = 0 при подключении соответствующего вывода к земле.
- 2 Типовой коэффициент преобразования выбирается пользователем и оговаривается при заказе микросхем. При отсутствии выбора пользователя изготовитель проводит измерение микросхем с коэффициентом преобразования 20 Гц / мВ в режиме: $F_{clk} = 8$ МГц, $C_0 = 1$, $C_1 = 1$.
- 3 Преобразователь опорных уровней 9 В +/-4 В изготовителем не измеряется и его функционирование не гарантируется.

Перечень и функциональное назначение выводов микросхемы ПНЧ с рекомендациями по включению в типовой схеме использования приведены в таблице 1.

4.2 Выходной цифровой код

Реверсивный счётчик считает импульсы FT и FB. Каждый импульс FT увеличивает код счётчика на единицу, а каждый импульс FB – уменьшает на единицу. Длительность импульсов FT и FB составляет 12 тактов. Изменение счётчика происходит на последнем такте импульса FT или FB. По сигналу nSample накопленная

выборка считывается в регистр и подаётся с инверсией на выход nQ11... nQ0, а счётчик обнуляется. Если сигнал nSample попал на последний такт импульсов FT или FB, в счётчик записывается соответственно 1 или -1. Таким образом ни один импульс FT или FB не будет пропущен. Если в течение выборки счётчик переполнился, возбуждается сигнал OverFlow (1), а значение выборки ОШИБОЧНО (см. таблицу 2).

Таблица 2

Количество импульсов в выборке	счётчик		OverFlow
	десятичный код	инвертированный двоичный код	
0 FT	0	1111 1111 1111	0
1 FT	1	1111 1111 1110	0
2 FT	2	1111 1111 1101	0
2047 FT	2047	1000 0000 0000	0
2048 FT	-2048	0111 1111 1111	1 переполнение счетчика
0 FB	0	1111 1111 1111	0
1 FB	- 1	0000 0000 0000	0
2 FB	- 2	0000 0000 0001	0
2048 FB	-2048	0111 1111 1111	0
2049 FB	2047	1000 0000 0000	1 переполнение счетчика
4 FT+3 FB	1	1111 1111 1110	0
3 FT+4 FB	- 1	0000 0000 0000	0
1234 FT+1234 FB	0	1111 1111 1111	0
2048 FT+1 FB	2047	1000 0000 0000	1 переполнение счетчика

Считывание кода счётчика происходит по первому переднему фронту тактового сигнала после перехода nSample в состояние 0. Выходы nQ11... nQ0 активны при nOEn = 0. Сигналы nSample и nOEn имеют внутреннюю подтяжку к 1. На рисунке 2 приведена временная диаграмма считывания параллельного кода. Сигналы FT, FB показаны условно: их реальная длительность составляет 12 тактов, также не отражена задержка относительно тактового сигнала.

На диаграмме обозначены время установки t_s и удержания t_h сигнала nSample и время задержки выходного кода t_{od} . Величина t_s и t_h должна быть не менее 30 нс, а задержка t_{od} не превышает 80 нс.

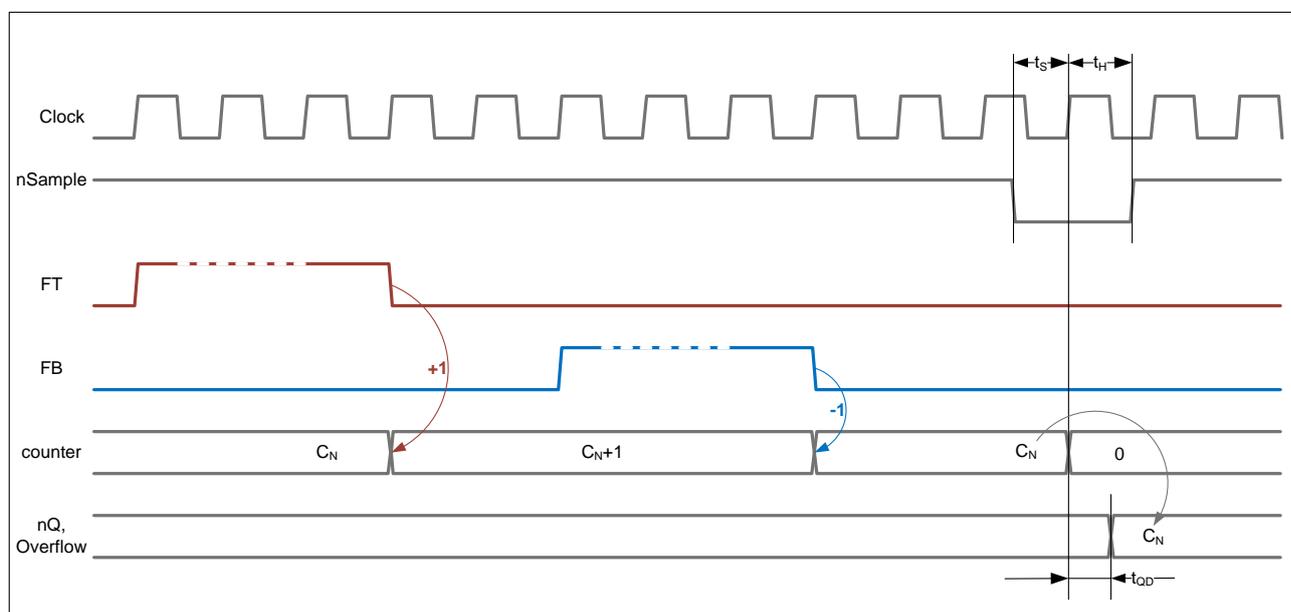


Рисунок 2 – Временная диаграмма считывания параллельного кода

Микросхема ПНЧ работает с внешними источниками опорного напряжения $U_{refT} = +4,0$ или $4,096$ В и $U_{refB} = -4,0$ В или $-4,096$ В, подключаемыми к выводам RefT, RefB соответственно. При этом вывод 30 (nStbyRef) должен быть подключен к GND или не скоммутирован.

Микросхема ПНЧ может работает с внутренними источниками опорного напряжения $U_{refT} = +4,096$ В и $U_{refB} = -4,096$ В. При этом вывод 30 (nStbyRef) должен быть подключен к Vdd. Напряжение внутренних источников опорного напряжения может контролироваться на выводах UrefT, UrefB.

Не допускается подключение внешних опорных напряжений к выводам RefT, RefB микросхемы при отсутствии напряжений питания Udda, Uddd, Uss. Также не допускается превышение напряжениями, подаваемыми на выводы RefT, RefB микросхемы, напряжений питания Udda и Uss соответственно.

Порядок подачи на микросхему напряжения питания и входных сигналов:

- потенциалы аналоговой и цифровой земли GNDa, GNDd, GNDInt;
- напряжения положительного питания Udda, Uddd;
- напряжение отрицательного питания Uss;
- опорные напряжения UrefT, UrefB;
- напряжения на цифровые и аналоговые входы.

Порядок снятия напряжений должен быть обратным.

Допускается произвольный порядок подачи напряжений, а также кратковременное отключение напряжения питания, при условии ограничения токов в цепях питания и опорного источника, входов и выходов не более 15 мА.

Для уменьшения погрешности полной шкалы преобразования к выходу интегратора IntIOut рекомендуется подключить конденсатор 220 пФ на аналоговую землю.

Погрешность полной шкалы преобразования может быть скорректирована пользователем в диапазоне до 0,3 % следующим образом:

- подключением прецизионного резистора сопротивлением не более 50 Ом к аналоговому входу In микросхемы для уменьшения коэффициента преобразования ПНЧ;
- подключением прецизионных резисторов сопротивлением не более 20 Ом к входам опорного напряжения RefT, RefB (в режиме с внешними опорными напряжениями) для увеличения коэффициента преобразования ПНЧ.

Входы nOEn, C<0:3> nStbyRef, StbyBuf, nSample, ScanEn, ScanIn, OffsExt, Offslext имеют внутренние подвески к питанию и могут быть оставлены неподключенными, если не требуется изменить их состояние, определяемое внутренними подвесками. Входы задания тока коррекции OffsSign, Offslext при отсутствии внешнего тока подстройки нуля интегратора рекомендуется подключить к GNDa.

Для уменьшения уровня шумов по входу тактовой частоты и повышения стабильности нулевой частоты F0 рекомендуется уменьшать и симметризовать скорости нарастания и спада и уменьшать амплитуду тактового сигнала, подаваемого на вход Clock микросхемы, включением резисторов в цепи питания и земли буферного формирователя тактовых сигналов.

5 Предельно допустимые характеристики микросхемы

Таблица 3 – Предельные и предельно-допустимые режимы эксплуатации микросхем

№ п/п	Наименование параметра	Обозначение параметра	Предельно-допустимый режим		Предельный режим		Ед-цы измер.
			не менее	не более	не менее	не более	
1316ПП1АУ, 1316ПП1БУ							
1	Напряжение питания положительное	U_{CC1}	4,75	5,25	U_{I_REFT}	5,5	В
2	Напряжение питания отрицательное	U_{CC2}	минус 5,25	минус 4,75	минус 5,5	U_{I_REFB}	В
3	Опорное напряжение положительное	U_{I_REFT}	3,9	4,12	–	5,25	В
4	Опорное напряжение отрицательное	U_{I_REFB}	минус 4,12	минус 3,9	минус 5,25	–	В
5	Входное напряжение низкого уровня	U_{IL}	0	0,4	минус 0,3	–	В
6	Входное напряжение высокого уровня	U_{IH}	3,6	U_{CC1}	–	$U_{CC1} + 0,2$	В
7	Входное напряжение на аналоговых входах	U_{IN}	$2 \cdot U_{I_REFB}$	$2 \cdot U_{I_REFT}$	минус 10,0	10,0	В
8	Напряжение на цифровых выходах в состоянии «Выключено»	U_{OZ}	0	U_{CC1}	минус 0,3	$U_{CC1} + 0,2$	В
9	Ток нагрузки внутренних опорных источников на землю, на выходах:	I_{L_REFT} , I_{L_REFB}	–	0,2	–	1,0	мА
10	Выходной ток низкого уровня, на выходах:	I_{OL}	–	0,8	–	1,2	мА
11	Выходной ток высокого уровня, на выходах:	I_{OH}	–	0,04	–	0,4	мА
12	Тактовая частота	f_C	2,0	8,0	–	–	МГц
13	Емкость нагрузки	C_L	–	12	–	–	пФ
<p>П р и м е ч а н и я :</p> <p>1 Не допускается подключение внешних источников напряжения к выводам опорных напряжений RefT, RefB при активных внутренних источниках опорных напряжений ($nStbyRef=1$).</p> <p>2 Абсолютные величины значений опорных напряжений U_{REFT}, U_{REFB} не должны превышать абсолютных величин значений напряжений питания U_{CC1}, U_{CC2} поданных на микросхему.</p>							

6 Электрические параметры

Таблица 4 – Электрические параметры микросхем при приёмке и поставке

№ п/п	Наименование параметра	Обозначение параметра	Условия измерения	Норма параметра		Ед-цы измер
				не менее	не более	
1316ПП1АУ, 1316ПП1БУ						
1	Выходное напряжение низкого уровня	U_{OL}		–	0,4	В
2	Выходное напряжение высокого уровня	U_{OH}		4,0	–	В
3	Ток потребления по входам (33, 34) опорного напряжения	I_{REFT} I_{REFB}		минус 1,3	1,3	мА
4	Ток потребления, в режиме внешнего опорного источника	I_{CC1}	nStbyRef=0	минус 9,0	9,0	мА
5	Ток потребления, в режиме внутреннего опорного источника	I_{CC2}	nStbyRef=1	минус 12	12	мА
6	Выходной ток в состоянии выключено	I_{OZ}	$U_{OZ}= 5,25 В$	минус 10	10	мкА
7	Входной ток низкого уровня	I_{IL1}	$U_{IL}=0 В$ на выводах: 3-6, 27 - 29, 37, 41	–	50*	мкА
8	Входной ток высокого уровня	I_{IH2}	$U_{IH}=5,25 В$ на выводах: 22, 30, 42, 43	–	20*	мкА
9	Входной ток утечки	I_{IL}	$U_{IL}=0 В$ и $U_{IH}=5,25 В$ на выводе 23	минус 10	10	мкА
10	Коэффициент преобразования	K	$f_C= 8 МГц, C0= 1, C1= 1;$ $f_C= 4 МГц, C0= 1, C1= 1;$ $f_C= 2 МГц, C0= 1, C1= 1$	19 9,5 4,75	21 10,5 5,25	Гц/мВ
11	Длительность импульса выходного частотного сигнала (количество тактов опорной частоты)	τF		–	12	
12	Время задержки переднего фронта выходного сигнала от переднего фронта входного тактового импульса	TΔ		–	0,2	мкс
13	Сопротивление аналогового входа	R_{IN}		60	140	кОм
1316ПП1АУ						
14	Напряжение внутренних опорных источников	U_{REFT}	t=25°C	4,076	4,116	В
		U_{REFB}		минус 4,116	минус 4,076	
15	Усредненная выходная частота при заземленном входе	f_{O_8}	$f_C=8 МГц, K=20 Гц/мВ$	–	3,0	Гц

№ п/п	Наименование параметра	Обозначение параметра	Условия измерения	Норма параметра		Ед-цы измер
				не менее	не более	
16	Усредненная выходная частота при заземленном входе	f_{O_4}	$f_C=4$ МГц, $K=10$ Гц/мВ	–	0,5	Гц
17	Погрешность коэффициента преобразования при входных напряжениях $2 \bullet U_{I_REF}$, % от полной шкалы	E_{FST} , E_{FSB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,3	0,3	
18	Нелинейность преобразования в диапазоне входных напряжений $2 \bullet U_{I_REF}$, % от полной шкалы	E_{LT} , E_{LB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,03	0,03	
1316ПП1БУ						
19	Напряжение внутренних опорных источников	U_{REFT}		4,056	4,136	В
		U_{REFB}		минус 4,136	минус 4,056	
20	Усредненная выходная частота при заземленном входе	f_{O_8}	$f_C=8$ МГц, $K=20$ Гц/мВ	–	8	Гц
21	Усредненная выходная частота при заземленном входе	f_{O_4}	$f_C=4$ МГц, $K=10$ Гц/мВ	–	1	Гц
22	Погрешность коэффициента преобразования при входных напряжениях $2 \bullet U_{REF}$, % от полной шкалы	E_{FST} , E_{FSB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,4	0,4	
23	Нелинейность преобразования в диапазоне входных напряжений $2 \bullet U_{REF}$, % от полной шкалы	E_{LT} , E_{LB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,04	0,04	

Таблица 5 – Электрические параметры в течение наработки до отказа, в процессе и после воздействия спецфакторов

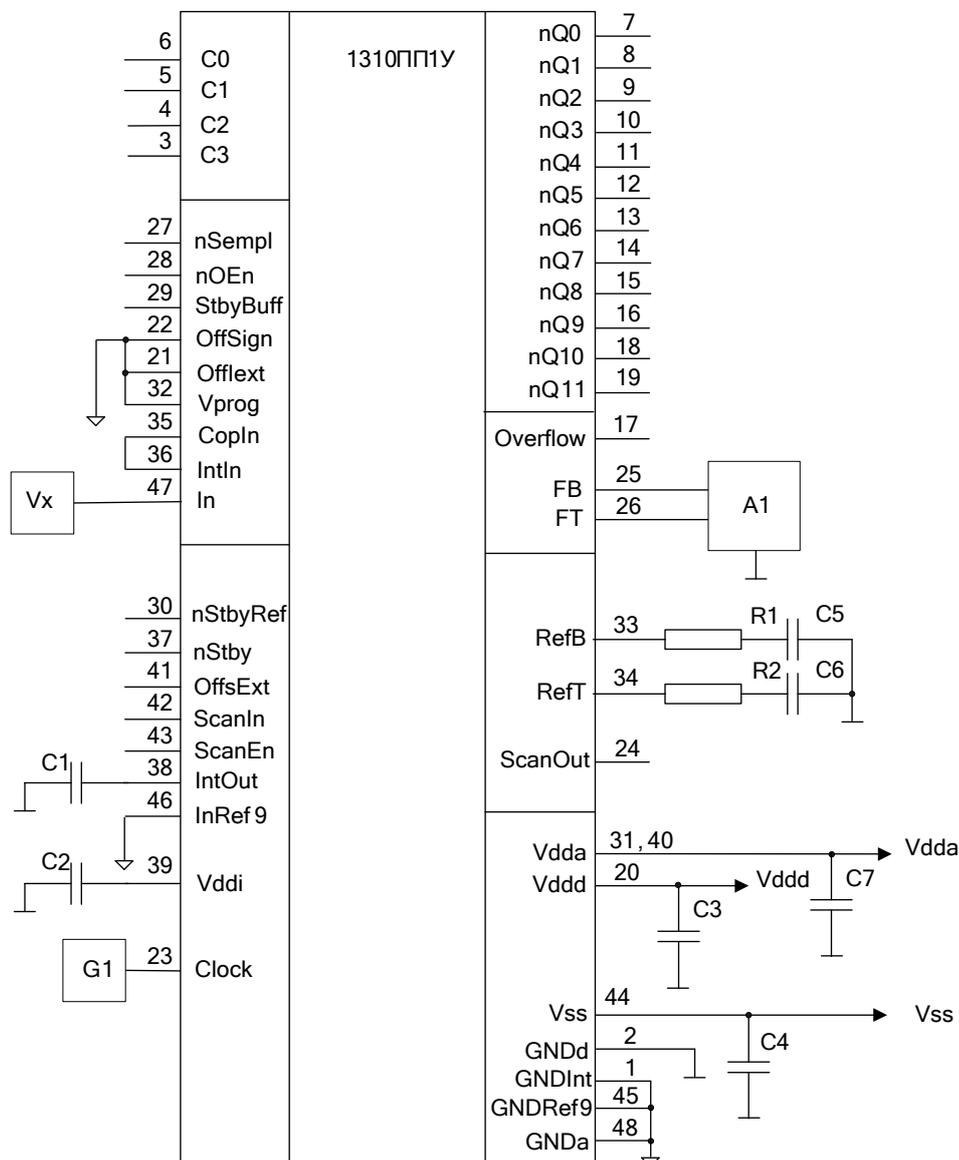
№ п/п	Наименование параметра	Обозначение параметра	Условия измерения	Норма параметра		Ед-цы измер
				не менее	не более	
1316ПП1АУ						
1	Напряжение внутренних опорных источников	U_{REFT}	$t=25^{\circ}C$	4,066	4,126	В
		U_{REFB}		минус 4,126	минус 4,066	
2	Усредненная выходная частота при заземленном входе	f_{O_8}	$f_C=8$ МГц, $K=20$ Гц/мВ	–	4	Гц
3	Усредненная выходная частота при заземленном входе	f_{O_4}	$f_C=4$ МГц, $K=10$ Гц/мВ	–	0,6	Гц
4	Погрешность коэффициента преобразования при входных напряжениях $2 \bullet U_{I_REF}$, % от полной шкалы	E_{FST} , E_{FSB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,4	0,4	
5	Нелинейность преобразования в диапазоне входных напряжений $2 \bullet U_{I_REF}$, % от полной шкалы	E_{LT} , E_{LB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,05	0,05	
1316ПП1БУ						
6	Напряжение внутренних опорных источников	U_{REFT}	$t=25^{\circ}C$	4,046	4,146	В
		U_{REFB}		минус 4,146	минус 4,046	
7	Усредненная выходная частота при заземленном входе	f_{O_8}	$f_C=8$ МГц, $K=20$ Гц/мВ	–	10	Гц
8	Усредненная выходная частота при заземленном входе	f_{O_4}	$f_C=4$ МГц, $K=10$ Гц/мВ	–	1,2	Гц
9	Погрешность коэффициента преобразования при входных напряжениях $2 \bullet U_{REF}$, % от полной шкалы	E_{FST} , E_{FSB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,5	0,5	
10	Нелинейность преобразования в диапазоне входных напряжений $2 \bullet U_{REF}$, % от полной шкалы	E_{LT} , E_{LB}	$f_C=8$ МГц, $C1=1$, $C0=1$, внешний U_{I_REF}	минус 0,06	0,06	

7 Типовые схемы включения микросхемы

На рисунке 3 приведена типовая схема включения микросхемы с минимальной «обвеской».

На рисунке 4 показано подключение внешних источников опорного напряжения.

На рисунке 5 показано подключение внешнего конденсатора интегратора.



1310ПП1У – включаемая микросхема;

C1...C7 – конденсаторы емкостью:

C1 = 220 пФ;

C2 – C4, C7 = 1 мкФ;

C5, C6 = 0,2 мкФ;

R1, R2 – резисторы сопротивлением:

R1, R2 = 2 Ом;

Vx – измеряемое напряжение;

G1 – генератор тактовых импульсов;

A1 – устройство измерения частоты (может отсутствовать при использовании выходного цифрового кода).

Рисунок 3 – Типовая схема включения микросхемы с минимальной «обвеской»

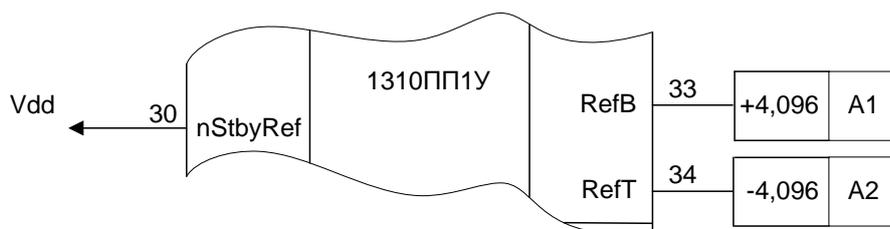
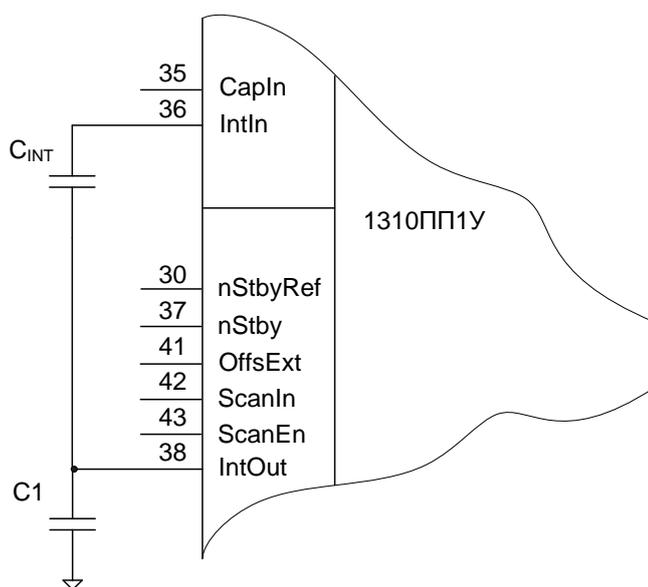


Рисунок 4 – Типовая схема подключения внешних источников опорного напряжения (остальное см. рисунок 3)



C_{INT} – конденсатор интегратора, определяется из формулы (2) и составляет 400 – 800 пФ;
 $C1$ – конденсатор емкостью 220 пФ.

Рисунок 5 – Типовая схема подключения внешнего конденсатора интегратора (остальное см. рисунок 3)

8 Габаритный чертеж микросхемы

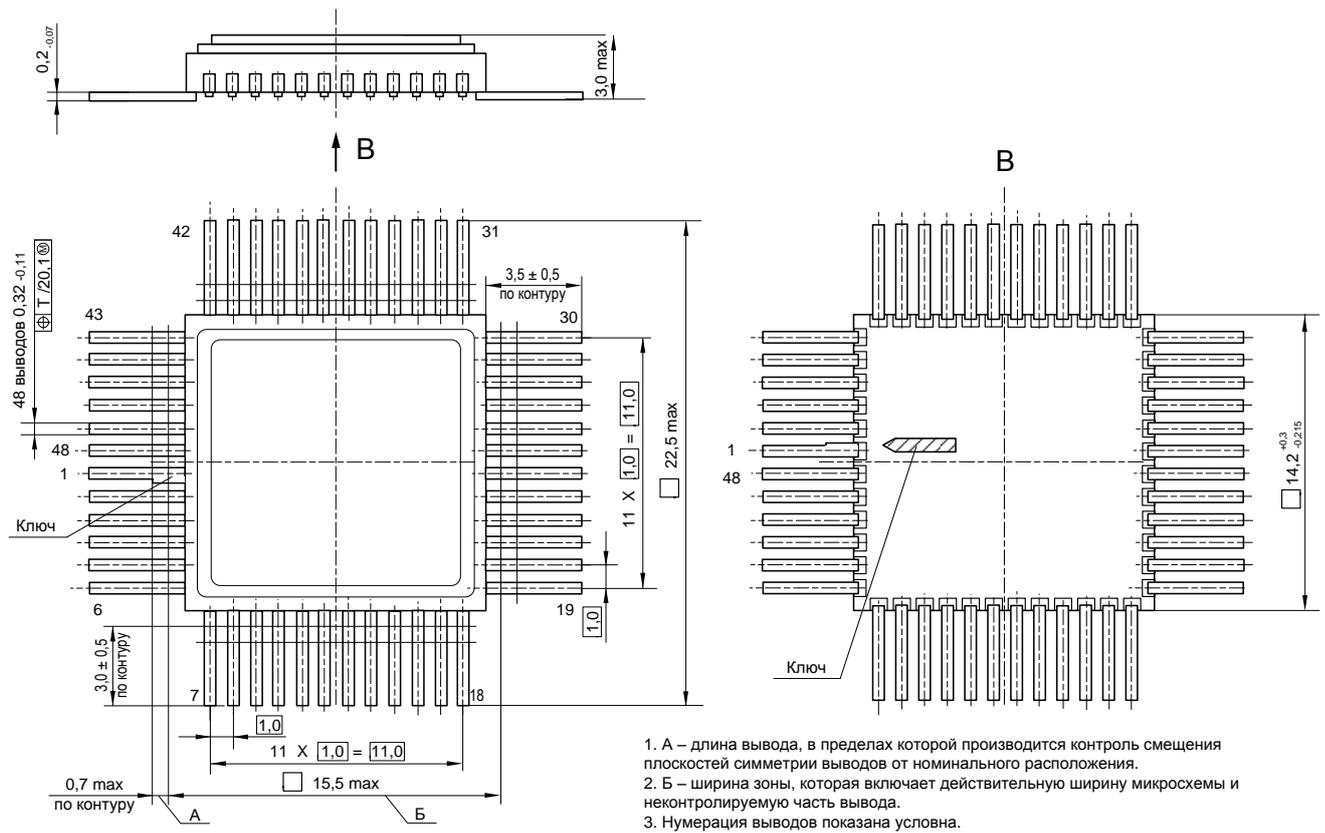


Рисунок 6 – Корпус H16.48-1В

9 Информация для заказа

Обозначение микросхемы	Маркировка	Тип корпуса	Температурный диапазон
1316ПП1АУ	1316ПП1У	Н16.48-1В	минус 60 — 85 °С
К1316ПП1АУ	К1316ПП1У	Н16.48-1В	минус 60 — 85 °С
1316ПП1БУ	1316ПП1У-0,4	Н16.48-1В	минус 60 — 85 °С
К1316ПП1БУ	К1316ПП1У-0,4	Н16.48-1В	минус 60 — 85 °С

Микросхемы с приемкой «ВП» маркируются ромбом.

Микросхемы с приемкой «ОТК» маркируются буквой «К».

10 Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов	№№ новых листов
1	12.03.2010	1.0	-		
2	27.04.2010	1.1	Замена логотипа	1	
3	30.06.2015	2.1.0	Добавлены ед. измерения для коэффициентов преобразования в разделе основных характеристик микросхемы, таблица 1 заменена таблицей 11 ТУ (совмещено описание и подключение выводов).	1, 2	
4	29.07.2015	2.1.1	Исправлено обозначение даты в маркировке	1	
5	03.08.2015	2.2.0	Добавлены примечания к таблице 1	3	
6	05.05.2017	2.3.0	Добавлена временная диаграмма, уточнено описание параллельного кода Добавлен раздел Указания по применению и эксплуатации	6, 7, 8 5	
7	16.09.2019	2.4.0	Исправлен габаритный чертеж корпуса Н16.48-1В. Добавлен раздел Типовые схемы включения микросхемы	15	13, 14